

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-161031

(43)Date of publication of application : 12.06.2001

(51)Int.Cl.

H02J 3/38

G03G 21/14

G03G 21/00

(21)Application number : 11-340364

(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 30.11.1999

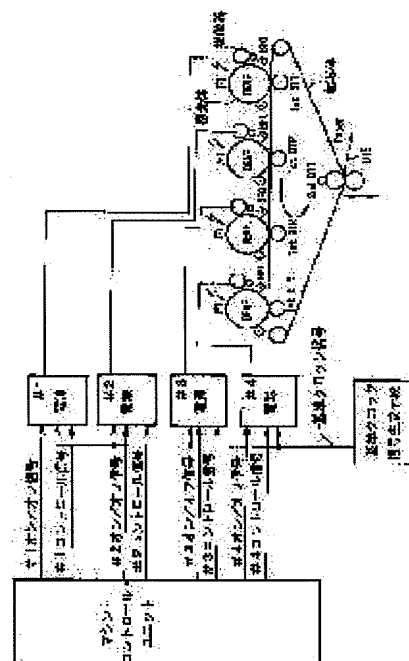
(72)Inventor : SHIMA KOICHI
ONO YOSHIHIRO

(54) POWER UNIT AND IMAGE FORMING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a power unit which can prevent the distortion of AC component in its output power and, at the same time, to obtain an image forming device which can form a high-quality image.

SOLUTION: The AC components are synchronized by supplying a reference clock signal generated by means of a reference clock signal generating means to a plurality of power sources which respectively generate electric power containing different AC components, and supply the generated power to developers having the same function as signals for setting the frequencies and duty ratios of the AC components.



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]An electric power unit which is an electric power unit provided with two or more power supplies supplied to two or more supply bodies which generate electric power which has an alternating current component respectively, and have the same function, and is characterized by having a synchronous means which takes a synchronization of said alternating current component of electric power generated by at least two power supplies in said two or more power supplies.

[Claim 2]Have further a reference clock signal creating means which generates a single reference clock signal, and. The electric power unit according to claim 1 taking a synchronization of said alternating current component when said synchronous means supplies said reference clock signal to said at least two power supplies as a signal for setting up frequency and duty of said alternating current component.

[Claim 3]It has further a conversion method which generates at least one conversion clock signal of frequency which changes said reference clock signal and is different, The electric power unit according to claim 2 taking a synchronization of said alternating current component when said synchronous means supplies any of said reference clock signal and said conversion clock signal they are to said at least two power supplies.

[Claim 4]Have a clock signal generating means which generates a clock signal for setting frequency and duty of said alternating current component to one of said two or more power supplies, and. The electric power unit according to claim 1 taking a synchronization of said alternating current component when said synchronous means supplies said clock signal to at least one power supply other than a power supply

equipped with said clock signal generating means.

[Claim 5]Have a clock signal generating means which generates a clock signal for at least one of said two or more power supplies to set up frequency and duty of said alternating current component, and. At least one of the remaining power supplies is provided with a clock signal generating means which generates a clock signal of different frequency from said clock signal, The electric power unit according to claim 1 taking a synchronization of said alternating current component by taking a synchronization of a clock signal generating means which said synchronous means sets it a standard any of said clock signal to be, and generates other clock signals.

[Claim 6]Have further a reference clock signal creating means which generates a single reference clock signal, and. It has a clock signal generating means which generates a clock signal for each of two or more of said power supplies to set up frequency and duty of said alternating current component, The electric power unit according to claim 1 with which said synchronous means is characterized by taking a synchronization of said alternating current component by taking a synchronization on the basis of said reference clock signal about at least two of said clock signal generating means.

[Claim 7]An image forming device which forms a picture based on multi value image data, comprising:

An electric power unit given in any 1 paragraph of said claim 1 thru/or claim 6.

Two or more scanning optical systems which scan two or more photo conductors in which at least one operation of development and electrification is performed by any of electric power respectively generated by said two or more power supplies they are, and said two or more photo conductors by an optical beam based on said multi value image data.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to an electric power unit and an image forming device, and relates to the image forming device using the electric power unit provided with two or more power supplies which generate in more detail the electric power which has an alternating current component respectively, and this electric power unit as a power source.

[0002]

[Description of the Prior Art]With the spread of color image forming devices (a color copying machine, a color printer, etc.) in recent years, from the commercial scene, high-definition-izing and improvement in the speed are demanded, and there were art using several micron toner as art for corresponding to high definition-ization etc.

[0003]It has two or more photo conductors which correspond to a respectively different color on the other hand as a color image forming device corresponding to improvement in the speed, After forming the picture (toner image) of a corresponding color in parallel to each photo conductor, the color image forming device of what is called a tandem die which obtains a color picture was by transferring the toner image of each color formed on each photo conductor one by one to the single transferred body which is moving in the predetermined direction (vertical scanning direction) at the rate of predetermined.

[0004]In this kind of color image forming device, generally, in order to form a toner image on a photo conductor, The electrifying device which electrifies a photo conductor, the development counter which makes a toner adhere to the electrified photo conductor, etc. are respectively formed near each photo conductor, and it has individually the high voltage power supply used as power sources, such as these electrifying devices and a development counter, for every photo conductor in many cases. This is mainly based on the following two reasons.

[0005]The 1st reason in the image forming device of a tandem die. Since the color picture is formed by transferring the toner image formed according to the color for every photo conductor one by one to the transferred body which is moving to the vertical scanning direction as mentioned above, It is because it is necessary to turn on and off the electrifying device provided corresponding to each photo conductor, a development counter, etc. to different timing for every photo conductor (a drive/driving stoppage).

[0006]Namely, in order to form one color picture by transferring a toner image to the transferred body which is moving to the vertical scanning direction from two or more photo conductors arranged at a respectively different position. It is necessary to transfer the toner image on each photo conductor corresponding to the same pixel in the same position of a transferred body, and for the purpose, as shown in drawing 17 as an example, only the time according to the distance between each photo conductor and the movement speed of the transferred body needs to shift the timing of supply of the electric power (drawing 17 -- **** -- two electric power, direct current power (DC) and alternating current power (AC)) supplied to each of two or more

development counters. The actuating signal in drawing 17 is a signal which shows the period of the image formation operation for one sheet. In the figure, four development counters were formed, namely, the case where it is the color image forming device with which four photo conductors were provided is illustrated.

[0007]The 2nd reason is for controlling degradation of a photo conductor. By enabling it to control supply/interception of electric power by timing which needs to shorten the electrification period to a photo conductor as much as possible, and is different for every photo conductor, since a photo conductor generally deteriorates by electrification, It can prevent that a photo conductor is charged superfluously and degradation of a photo conductor can be controlled by this.

[0008]On the other hand, the request to the miniaturization besides high-definition-izing and improvement in the speed mentioned above was also high to the above color image forming devices, and there were the following problems in them with the color image forming device of the tandem die provided with a different high voltage power supply for every above photo conductors.

[0009]Each high voltage power supply by the restrictions on a layout when realizing the miniaturization of a device. It is arranged at the position which is separated from the development counter formed near the corresponding photo conductor, an electrifying device, etc. in many cases, and two or more high-tension cables of high withstand pressure which connect a corresponding development counter, an electrifying device, etc. with each high voltage power supply in this case are taken about in an approximately same course in many cases.

[0010]On the other hand, in the conventional high voltage power supply, since it has individually the clock signal generating means of the oscillator etc. which generate the clock signal for setting up the frequency and duty of an ac output for every high voltage power supply, the ac output from each high voltage power supply is in the state of being hard to take a synchronization.

[0011]When the ac outputs which have not taken the synchronization generally approach by a cable etc., mutual induction occurs with the stray capacitance between each cable, it will originate in a phase shift between each cable under this influence, potential difference will occur, and distortion as shown in drawing 18 (A) at an ac output waveform will occur. Continuation of this state will change an output wave on frequency (several 10 Hz – about 100 Hz of numbers) lower than the frequency (generally several kilohertz – 10 kHz of numbers) of an ac output, as shown in drawing 18 (B).

[0012]An example of the measured result of change of such an output wave is shown

in drawing 18 (C). In the example shown in the figure, the frequency of the ac output was 9 kHz and the frequency of the generated low frequency wave was 560 Hz.

[0013]The problem of causing aggravation of the homogeneity of development or electrification, being what is called banding (****), and being an image quality defect from the relation between this low frequency and the process speed of the image formation concerned occurs.

[0014]By the way, this problem is a problem which originated in having gone up the frequency of the alternating current power for a drive to an electrifying device, a development counter, etc., and was generated, in order to correspond to improvement in the speed and high definition-ization. The state of potential difference over the distance between the above-mentioned high-tension cables in case the frequency of an ac output is 5 kHz, 9 kHz, and 15 kHz is shown in drawing 19. Even if it enlarges distance between each high-tension cable, big potential difference will occur, so that the frequency of an ac output becomes high, as shown in the figure. Therefore, it becomes easy to generate banding, so that the frequency of an ac output becomes high.

[0015]As art which can be applied in order to prevent such banding, The art of fixing distributed capacity of each cable and losing mutual interference by using a shielded cable as a high-tension cable which connects a development counter, an electrifying device, etc. with a high voltage power supply. Set (to call it a shield-ized method hereafter) and a high voltage power supply to one, and the output power from this high voltage power supply All the development counters, There was three art of the art (henceforth a cable loess method) which links directly and forms into cable loess the art (henceforth 1 converter method) which controls the phase shift of each electric power and a high voltage power supply and a development counter, an electrifying device, etc. by supplying an electrifying device etc.

[0016]

[Problem(s) to be Solved by the Invention]However, in the art by the above-mentioned shield-ized method, since the distributed capacity of a cable increased, upgrade-ization of the high voltage power supply was needed, and there was a problem that cost and power consumption will increase. It will be necessary to perform shielding treatment of a cable at the time of a device assembly or cable manufacture, and will be a cost hike also in this point in this art.

[0017]In the art by the 1 above-mentioned converter method, corresponding to each photo conductor, ON-and-OFF control of the power outlet needed to be carried out independently, and there was a problem that a high pressure relay etc. will be specially

needed for an output switch circuit or an outgoing end, and cost will increase. Especially in the case of the high pressure relay, the noise occurred at the time of opening and closing, and malfunction of CPU etc. was caused. In this art, when the high voltage power supply was equipped with the transformer, the thermal design became difficult and there was also a problem that reliability may fall.

[0018] There was a problem that the art by the above-mentioned cable loess method was difficult to actually introduce by the restrictions on the layout of a device. Even when this cable loess method was able to be introduced, that it should correspond to the miniaturization of a device, the distance between each photo conductor tended to become short, and in order that the stray capacitance between each photo conductor might act like capacitor combination in connection with this, it had the problem that banding will occur.

[0019] This invention is accomplished in order to cancel the above-mentioned problem, and it aims at providing the electric power unit which can prevent distortion of the alternating current component of output power, and providing the image forming device which can form a quality picture.

[0020]

[Means for Solving the Problem] To achieve the above objects, the electric power unit according to claim 1, It is the electric power unit provided with two or more power supplies supplied to two or more supply bodies which generate electric power which has an alternating current component respectively, and have the same function, and is characterized by having a synchronous means which takes a synchronization of said alternating current component of electric power generated by at least two power supplies in said two or more power supplies.

[0021] According to the electric power unit according to claim 1, a synchronization of an alternating current component of electric power generated by at least two power supplies in two or more power supplies supplied to two or more supply bodies which generate electric power which has an alternating current component respectively, and have the same function is taken by a synchronous means. An electrifying device in an image forming device, a development counter, etc. are contained in the above-mentioned supply body.

[0022] Thus, since a synchronization of said alternating current component of electric power generated by at least two power supplies in two or more power supplies supplied to two or more supply bodies which generate electric power which has an alternating current component respectively, and have the same function is taken according to the electric power unit according to claim 1, Distortion of an alternating

current component of output power can be prevented.

[0023]The electric power unit according to claim 2 is further provided with a reference clock signal creating means which generates a single reference clock signal in the invention according to claim 1, and. When said synchronous means supplies said reference clock signal to said at least two power supplies as a signal for setting up frequency and duty of said alternating current component, a synchronization of said alternating current component is taken.

[0024]In [according to the electric power unit according to claim 2] the invention according to claim 1, A single reference clock signal is generated by reference clock signal creating means, and a synchronization of the above-mentioned alternating current component is taken by supplying at least two power supplies as a signal for the above-mentioned reference clock signal to set up frequency and duty of the above-mentioned alternating current component by a synchronous means. A crystal oscillator, an LC oscillator, a multivibrator, etc. are contained in the above-mentioned reference clock signal creating means.

[0025]Thus, according to the electric power unit according to claim 2, have a reference clock signal creating means which generates a single reference clock signal, and. Since a synchronization of an alternating current component is taken by supplying the above-mentioned reference clock signal to at least two power supplies as a signal for setting up frequency and duty of an alternating current component, As compared with a case where it has a means for generating a clock signal for every power supply, distortion of an alternating current component of output power can be prevented to low cost and a small space.

[0026]The electric power unit according to claim 3 is further provided with a conversion method which generates at least one conversion clock signal of frequency which changes said reference clock signal and is different in the invention according to claim 2, Said synchronous means takes a synchronization of said alternating current component by supplying any of said reference clock signal and said conversion clock signal they are to said at least two power supplies.

[0027]In [according to the electric power unit according to claim 3] the invention according to claim 2, At least one conversion clock signal of frequency which a reference clock signal is changed and changes with conversion methods is generated, and when it is supplied to at least two power supplies by synchronous means any of the above-mentioned reference clock signal and the above-mentioned conversion clock signal they are, a synchronization of an alternating current component is taken. A counting-down circuit, a multiplier, etc. are contained in the above-mentioned

conversion method.

[0028] Thus, according to the electric power unit according to claim 3, can do so the same effect as the invention according to claim 2, and. Since it has a conversion method which generates at least one conversion clock signal of frequency which changes a reference clock signal and is different and supplies any of a reference clock signal and a conversion clock signal they are to at least two power supplies, It can respond, also when two or more power supplies which generate electric power with which frequency of an alternating current component differs are intermingled.

[0029] The electric power unit according to claim 4 is provided with a clock signal generating means which generates a clock signal for setting frequency and duty of said alternating current component to one of said two or more power supplies in the invention according to claim 1, and. When said synchronous means supplies said clock signal to at least one power supply other than a power supply equipped with said clock signal generating means, a synchronization of said alternating current component is taken.

[0030] In [according to the electric power unit according to claim 4] the invention according to claim 1, A clock signal for setting up frequency and duty of an alternating current component by a clock signal generating means with which one of two or more power supplies was equipped is generated, When the above-mentioned clock signal is supplied to at least one power supply other than a power supply equipped with the above-mentioned clock signal generating means by synchronous means, a synchronization of an alternating current component is taken. A crystal oscillator, an LC oscillator, a multivibrator, etc. are contained in the above-mentioned clock signal generating means.

[0031] Thus, according to the electric power unit according to claim 4, have a clock signal generating means which generates a clock signal for setting frequency and duty of an alternating current component to one of two or more power supplies, and. Since a synchronization of an alternating current component is taken by supplying the above-mentioned clock signal to at least one power supply other than a power supply equipped with the above-mentioned clock signal generating means, As compared with a case where it has a means for generating a clock signal for every power supply, distortion of an alternating current component of output power can be prevented to low cost and a small space.

[0032] The electric power unit according to claim 5 is provided with a clock signal generating means which generates a clock signal for at least one of said two or more power supplies to set up frequency and duty of said alternating current component in

the invention according to claim 1, and. At least one of the remaining power supplies is provided with a clock signal generating means which generates a clock signal of different frequency from said clock signal, Said synchronous means takes a synchronization of said alternating current component by taking a synchronization of a clock signal generating means which generates other clock signals by setting it a standard any of said clock signal to be.

[0033]In [according to the electric power unit according to claim 5] the invention according to claim 1, A clock signal for setting up frequency and duty of an alternating current component by a clock signal generating means with which at least one of two or more power supplies was equipped is generated, And a clock signal of frequency which differs from the above-mentioned clock signal by a clock signal generating means with which at least one of the remaining power supplies was equipped is generated. A crystal oscillator, an LC oscillator, a multivibrator, etc. are contained in each above-mentioned clock signal generating means.

[0034]In the electric power unit according to claim 5, a synchronization of an alternating current component is taken by taking a synchronization of a clock signal generating means which generates other clock signals by setting it a standard any of the above-mentioned clock signal to be by a synchronous means.

[0035]Thus, according to the electric power unit according to claim 5, have a clock signal generating means which generates a clock signal for at least one of two or more power supplies to set up frequency and duty of an alternating current component, and. At least one of the remaining power supplies is provided with a clock signal generating means which generates a clock signal of different frequency from the above-mentioned clock signal, And since a synchronization of the above-mentioned alternating current component is taken by taking a synchronization of a clock signal generating means which generates other clock signals by setting it a standard any of the above-mentioned clock signal to be, A thing of low precision can be applied as a clock signal generating means, and distortion of an alternating current component of output power can be prevented to low cost.

[0036]The electric power unit according to claim 6 is further provided with a reference clock signal creating means which generates a single reference clock signal in the invention according to claim 1, and. It has a clock signal generating means which generates a clock signal for each of two or more of said power supplies to set up frequency and duty of said alternating current component, Said synchronous means takes a synchronization of said alternating current component by taking a synchronization on the basis of said reference clock signal about at least two of said

clock signal generating means.

[0037]According to the electric power unit according to claim 6, a single reference clock signal is generated by reference clock signal creating means in the invention according to claim 1, and. A clock signal for setting up frequency and duty of an alternating current component by a clock signal generating means in each of two or more power supplies is generated. A crystal oscillator, an LC oscillator, a multivibrator, etc. are contained in the above-mentioned reference clock signal creating means and a clock signal generating means.

[0038]In the electric power unit according to claim 6, a synchronization of the above-mentioned alternating current component is taken by taking a synchronization on the basis of the above-mentioned reference clock signal by a synchronous means about at least two of the above-mentioned clock signal generating means.

[0039]Thus, according to the electric power unit according to claim 6, it has further a reference clock signal creating means which generates a single reference clock signal, And have a clock signal generating means which generates a clock signal for each of two or more power supplies to set up frequency and duty of an alternating current component, and. Since a synchronization of an alternating current component is taken by taking a synchronization on the basis of a reference clock signal about at least two of clock signal generating means, A thing of low precision can be applied as a clock signal generating means, and distortion of an alternating current component of output power can be prevented to low cost.

[0040]The image forming device according to claim 7 is provided with the following to achieve the above objects.

It is an image forming device which forms a picture based on multi value image data, and is an electric power unit given in any 1 paragraph of said claim 1 thru/or claim 6. Two or more photo conductors in which at least one operation of development and electrification is performed by any of electric power respectively generated by said two or more power supplies they are.

Two or more scanning optical systems which scan said two or more photo conductors by an optical beam based on said multi value image data.

[0041]In the image forming device according to claim 7, any 1 paragraph of claim 1 thru/or claim 6 is equipped with an electric power unit of a statement, and at least one operation of development and electrification is performed by any of electric power with which each of two or more photo conductors was generated by two or more power supplies with which an electric power unit was equipped they are.

[0042]Under the present circumstances, in the image forming device according to claim 7, two or more above-mentioned photo conductors are scanned by two or more scanning optical systems by an optical beam based on multi value image data. Of this, a picture latent image based on the above-mentioned multi value image data is formed in each photo conductor.

[0043]A suitable example of composition of the image forming device according to claim 7 at the time of having the electric power unit according to claim 2 as an example is shown in drawing 1. It is that in which a machine-control unit manages operation of an image forming device in the figure, Power supply #1 – power supply #4 are what supplies alternating current power for a drive to either of the electrifying devices which perform a development counter and electrification which develop negatives to a respectively corresponding photo conductor, An ON-and-OFF signal is a signal for setting up individually the output/output halt of alternating current power from each power supply, and a control signal is a signal for setting up individually amplitude of an alternating current component of alternating current power generated by each power supply.

[0044]In this example of composition, a reference clock signal for setting up frequency and duty of an ac output from each power supply is generated by reference clock signal creating means, this reference clock signal branches, and each power supply is supplied.

[0045]Thus, since at least one operation of development to two or more photo conductors and electrification is performed by electric power unit of claim 1 thru/or claim 6 given in any 1 paragraph according to the image forming device according to claim 7, Generating of banding can be controlled and a picture quality as this result can be formed.

[0046]

[Embodiment of the Invention]Hereafter, with reference to drawings, the embodiment of the electric power unit of this invention and an image forming device is described in detail.

[0047][A 1st embodiment] The outline composition of the color image forming device 10A concerning an embodiment of the invention is shown in drawing 2. As shown in the figure, with the drive roll 14, the 16 or secondary stearin growl transfer roller 18, and the follower rolls 20, 22, and 24, in the color image forming device 10A, the intermediate transfer belt 12 which consists of endless belts has predetermined tension, and is supported. On the intermediate transfer belt 12, yellow (Y), magenta (M), cyanogen (C), and the image formation units 26, 28, 30, and 32 corresponding to

each color of black (K) are allocated in order according to the belt running direction Y. [0048] Each image formation units 26, 28, 30, and 32, The photo conductor drums 26a, 28a, 30a, and 32a supported pivotally pivotable by the device main frame frame which is not illustrated, respectively, It has the image writing parts 26b, 28b, 30b, and 32b which carry out scanning exposure of the surface of each photo conductor drums 26a, 28a, 30a, and 32a by optical beams, such as a laser beam. Around each photo conductor drums 26a, 28a, 30a, and 32a, According to the direction of drum rotation (drawing 2 clockwise direction), the electrifying devices 26c, 28c, 30c, and 32c, the development counters 26d, 28d, 30d, and 32d, the primary transfer rollers 26e, 28e, 30e, and 32e, and the cleaners 26f, 28f, 30f, and 32f are allocated in order.

[0049] To the color image forming device 10A concerning this embodiment. The above-mentioned electrifying devices 26c, 28c, 30c, and 32c, the development counters 26d and 28d, Although it has the electric power unit 60A which supplies the electric power for a drive to the apparatus of the circumference of photo conductor drums, such as 30d and 32d, and the machine-control unit (henceforth MCU) 80A which manages operation of the color image forming device 10A, these details are mentioned later.

[0050] On the other hand, on the running path of the intermediate transfer belt 12, the belt home sensor 34 and the edge sensor 36 are arranged.

[0051] Among these, the belt home sensor 34 detects the mark etc. which were provided in the one peripheral length direction of the intermediate transfer belt 12, and is arranged in belt running direction Y at the upstream of the image formation unit 26 of yellow (Y). Detecting signals, such as a mark outputted by the belt home sensor 34, are used also in order to make a picture not lap with a belt seam (joint), and to determine image formation timing.

[0052] The edge sensor 36 detects the edge position of the intermediate transfer belt 12, and is arranged (before the steirin growl 16) in belt running direction Y at the downstream of the image formation unit 32 of black (K).

[0053] The paper 38 used as an image formation object is accommodated in the sheet paper cassette which is not illustrated, and it lets it out one sheet at a time by the pick up roll 40 provided in the paper delivery side of the sheet paper cassette. The paper 38 which it let out follows the course shown by a figure destructive line by the roll pair 42 of a predetermined number, and is conveyed, it is sent to the contact position of the secondary transfer roller 18, and package transfer (secondary transfer) of the color picture on the intermediate transfer belt 12 is carried out here. The paper 38 with which the color picture was transferred is discharged by the tray which is not

illustrated, after it is conveyed by the fixing assembly 50 and the fixing treatment of a picture is made by the paper conveyance system 48.

[0054]The electric power unit 60A of the color image forming device 10A concerning this embodiment and the outline composition of MCU80A are shown in drawing 3. In order to avoid complication of explanation, in drawing 3, in the electric power unit 60A The development counter 26d, Although only the portion which supplies driving power (alternating current power) to 28d, 30d, and 32d is shown, only the portion related to the electric power unit 60A is shown in MCU80A and only this portion is explained below, The portion which supplies driving power to the development counters 26d, 28d, and 30d and apparatus other than 32d is also contained in the actual electric power unit 60A, and portions other than the portion related to the above-mentioned electric power unit 60 are also contained in MCU80A.

[0055]As shown in drawing 3, to the electric power unit 60A concerning a 1st embodiment. The power supply 60a respectively constituted including the booster circuit 61, the control circuit 63, the output detecting circuit 64, and the clock receiving-circuit 66 grade, It has 60b, 60c, and 60d, and it is respectively connected to the development counters 26d, 28d, 30d, and 32d by the high-tension cables 70a, 70b, 70c, and 70d, and each power supplies 60a, 60b, 60c, and 60d supply driving power to a corresponding development counter.

[0056]On the other hand, MCU80A is equipped with CPU(central processing unit) 82 which manages operation of each part of the color image forming device 10A, and. The clock signal CLK for setting up the frequency and duty of an alternating current component of output power by power supplies [60a, 60b, 60c, and 60d] each by control by this CPU82, ON-and-OFF signal OS1 for setting up the output/output halt of the electric power from power supplies [60a, 60b, 60c, and 60d] each, OS2, OS3, OS4, and the power supply 60a, 60b, 60c, It has control signal CS1 for setting up the amplitude of the alternating current component of the output power by 60-d each, CS2, CS3, and ASIC(Application Specific Integrated Circuit) 84 that were constituted so that generation of CS4 was possible.

[0057]The duty of the alternating current component by the clock signal CLK concerning this embodiment is set up by within the limits from 25% to 75%, and the amplitude of the alternating current component by each control signal CS is set up by within the limits from 500 ****-p to 2 kVp-p.

[0058]Here, the outgoing end which outputs the clock signal CLK of ASIC84 branches to four, and is respectively connected to the input edge of the power supplies [60a 60b, 60c, and 60d] clock receiving circuit 66. Therefore, the same clock signal CLK

will be inputted into each power supplies 60a, 60b, 60c, and 60d.

[0059]The outgoing end which, on the other hand, outputs outgoing end [which outputs ON-and-OFF signal OS1 of ASIC84 OS2, OS3 and OS4], and control signal CS1, CS2, CS3, and CS4 is respectively connected to the power supplies [60a, 60b, 60c, and 60d] predetermined input edge individually. Therefore, for every power supply, intermittence of each power supplies [60a 60b, 60c, and 60d] output and the amplitude of the alternating current component are constituted so that setting out is possible.

[0060]As shown in drawing 4, the power supply 60a is connected to the capacitive development counter 26d, The inductance which constitutes LC series resonant circuit and makes series resonance energy revive with the development counter 26d of this capacitivity, and the booster circuit 61 constituted including the pressure-up transformer, The push pull drive circuit 62 constituted including the diode which is connected to the primary winding side of the pressure-up transformer contained in the booster circuit 61, and makes the 1st switching means, 2nd switching means, and series resonance energy revive, The control circuit 63 which is connected to the input side of the push pull drive circuit 62, and controls the push pull drive circuit 62, The output detecting circuit 64 which feeds back the signal which is connected between the control circuits 63 the secondary winding side of the pressure-up transformer contained in the booster circuit 61, detects the size of the output to the development counter 26d, and shows this detection result to the control circuit 63, It is constituted including the DC bias power supply 65 which is connected to the secondary winding side of the pressure-up transformer contained in the booster circuit 61, and impresses DC bias voltage to the development counter 26d, and the clock receiving circuit 66 which receives the clock signal CLK inputted from ASIC84. The above-mentioned clock signal CLK is equivalent to the reference clock signal of the invention according to claim 2.

[0061]On the other hand, the control circuit 63 The trigger generating circuit 70 and the monostable multivibrator 75, It is constituted including AND circuits 76 and 77, the ON-and-OFF switch circuit 78, and the output setting circuit 79 of two 2 inputs, and also the trigger generating circuit 70 is constituted including the two differentiation circuits 71 and 72, inverting circuits 73, and OR circuit 74 of 2 inputs.

[0062]Direct continuation of the input edge of the differentiation circuit 71 is carried out to the outgoing end of the clock receiving circuit 66, The input edge of the differentiation circuit 72 is connected to the outgoing end of the clock receiving circuit 66 via the inverting circuit 73, On the other hand, OR circuit 74 reaches, and

each outgoing end of the differentiation circuits 71 and 72 is respectively connected to the input edge of another side, The outgoing end of OR circuit 74 is connected to the input edge of the monostable multivibrator 75, and also the outgoing end of the monostable multivibrator 75 is connected to one input edge of AND circuit 76 and AND circuit 77.

[0063]Direct continuation of the input edge of another side of AND circuit 76 is carried out to the outgoing end of the clock receiving circuit 66, The input edge of another side of AND circuit 77 is connected to the outgoing end of the clock receiving circuit 66 via the inverting circuit 73, Each outgoing end of AND circuits 76 and 77 is respectively connected to the control-input end of the 1st switching means and the 2nd switching means contained in the push pull drive circuit 62.

[0064]On the other hand, the input edge of the ON-and-OFF switch circuit 78 is connected to the outgoing end which outputs ON-and-OFF signal OS1 of ASIC84, and the outgoing end of the ON-and-OFF switch circuit 78 is connected to the push pull drive circuit 62. The input edge of the output setting circuit 79 is connected to the outgoing end which outputs control signal CS1 of ASIC84, and the outgoing end of the output setting circuit 79 is connected to the push pull drive circuit 62.

[0065]Since the power supplies 60b, 60c, and 60d are also considered as the same composition as the power supply 60a, explanation here is omitted.

[0066]The portion from which the color image forming device 10A is constituted by the electric power unit 60A and MCU80B by the image forming device of this invention to the electric power unit of the invention according to claim 2. The photo conductor drums 26a, 28a, 30a, and 32a are equivalent to the photo conductor of this invention, the image writing parts 26b, 28b, 30b, and 32b are equivalent to the scanning optical system of this invention, and ASIC84 is respectively equivalent to the reference clock signal creating means and synchronous means of the invention according to claim 2.

[0067]Next, operation of the power supply 60a is explained with reference to the timing chart of each part shown in drawing 5.

[0068]If the clock signal CLK is inputted into the trigger generating circuit 70 via the clock receiving circuit 66 from ASIC84, The one shot pulse corresponding to the standup of the inputted this signal a, i.e., the standup of the clock signal CLK, is generated by the differentiation circuit 71, and is outputted to one input edge of OR circuit 74 as trigger signal c, The one shot pulse corresponding to the standup of the signal b reversed by passing the inverting circuit 73, i.e., falling of the clock signal CLK, is generated by the differentiation circuit 72, and is outputted to the input edge of another side of OR circuit 74 as trigger signal d.

[0069]In OR circuit 74, trigger signal e which the logical sum of the two trigger signals c and d inputted from the differentiation circuit 71 and the differentiation circuit 72 is taken, and consists of a one shot pulse corresponding to the standup of the clock signal CLK and the both sides of falling is generated.

[0070]When trigger signal e is inputted into the monostable multivibrator 75 from the trigger generating circuit 70, in the monostable multivibrator 75. Pulse signal f to which pulse width was set according to the signal inputted from the output detecting circuit 64 is generated for every one shot pulse of trigger signal e, and it is outputted to one input edge of two AND circuits 76 and 77.

[0071]In AND circuit 76, the logical product of the signal a and pulse signal f is taken, It is outputted to the control-input end of the 1st switching means of the push pull drive circuit 62 by pulse signal g obtained as a result, and in AND circuit 77. The logical product of the signal b and pulse signal f is taken, and pulse signal h obtained as a result is outputted to the control-input end of the 2nd switching means of the push pull drive circuit 62.

[0072]Thus, the push pull drive circuit 62 is driven by distributing as a signal which inputs pulse signal g and pulse signal h into the push pull drive circuit 62. Thereby, the driving timing of the push pull drive circuit 62 can be shifted from the half cycle position of an output cycle, without changing the pulse width of each push pull driving signal.

[0073]The 1st and 2nd switching means included in the push pull drive circuit 62 is turned by turns on and off by pulse signal g and pulse signal h, and series resonance of the LC series resonant circuit by the inductance contained in the capacitive development counter 26d and the booster circuit 61 is carried out. The series resonance energy which this generated is revived via the diode contained in the push pull drive circuit 62, when the 1st and 2nd switching means of the above turns off. By this operation, the inductance current i flows according to the timing of the pulse generation of pulse signal g and pulse signal h, and the exchange square wave bias j occurs in an output corresponding to the inductance current i.

[0074]thus, the frequency and duty of the exchange square wave bias j which were generated -- the frequency of the each clock signal CLK, and duty -- abbreviated -- it becomes the same.

[0075]On the other hand, when operation of the power supply 60a is performed as mentioned above, The push pull drive circuit 62 is controlled by the ON-and-OFF switch circuit 78 so that input/input stoppage of the inductance current i to the booster circuit 61 are performed according to ON-and-OFF signal OS1, and. The push

pull drive circuit 62 is controlled by the output setting circuit 79 so that the size of the inductance current i is set up according to control signal CS1. By operation of this ON-and-OFF switch circuit 78 and the output setting circuit 79, the output/output halt of electric power (exchange square wave bias j) can be set up, and the amplitude of the alternating current component of output power can be set up.

[0076] Since it operates like [the power supplies 60b, 60c, and 60d] the power supply 60a, explanation here is omitted.

[0077] Next, the operation at the time of forming the color picture of the color image forming device 10A is explained.

[0078] First, when it is made to run the intermediate transfer belt 12 in the direction of Y by rotation of the drive roll 14, it is under [belt-runs] setting. The writing of a picture is started in order with each image formation units 26, 28, 30, and 32 on the basis of the mark detection signal (belt home signals) outputted from the belt home sensor 34.

[0079] Here in each image formation units 26, 28, 30, and 32. The surface of the corresponding photo conductor drums 26a, 28a, 30a, and 32a The electrifying device 26c, It is charged in prescribed potential by 28c, 30c, and 32c, and the this charged part Each image writing part 26b, After the picture (latent image) was formed in each photo conductor drum surface by carrying out scanning exposure by the optical beam ejected from 28b, 30b, and 32b, When the development counters 26d, 28d, 30d, and 32d adhere to the toner of the color corresponding to the part in which this latent image was formed respectively, the toner image of yellow, magenta, cyanogen, and black is respectively formed in the photo conductor drums 26a, 28a, 30a, and 32a.

[0080] Under the present circumstances, since the same clock signal CLK was supplied to the power supplies 60a, 60b, 60c, and 60d which supply driving power to the development counters 26d, 28d, 30d, and 32d respectively as mentioned above, as for the ac output supplied to each development counter from each power supply, the synchronization had been taken.

[0081] Then, on the intermediate transfer belt 12, heavy transfer (primary transfer) of the toner image of each color of yellow, magenta, cyanogen, and black is carried out one by one, and one color picture is formed of this. Thus, in the color image forming device 10A. Since the color picture is formed by transferring the toner image formed according to the color for every photo conductor drum one by one to the intermediate transfer belt 12 which is moving to the vertical scanning direction (the direction of drawing 2 arrow Y), It is necessary to turn on and off the electrifying device provided corresponding to each photo conductor drum, a development counter, etc. to different

timing for every photo conductor drum (a drive/driving stoppage).

[0082]Then, a color picture is conveyed with a run of the intermediate transfer belt 12 to the locating position of the secondary transfer roller 18, and package transfer (secondary transfer) is carried out to the paper 38 there. The paper 38 with which the color picture was transferred is discharged by the tray which is not illustrated, after it is conveyed by the paper conveyance system 48 in the locating position of the fixing assembly 50 and the fixing treatment (heating, application of pressure, etc.) of a picture is made.

[0083]An example of the ac outputs of the power supply 60a of the electric power unit 60A in the color image forming device 10A concerning this embodiment and the power supply 60b and a measured result with the clock signal CLK is shown in drawing 6. Here, the frequency of the clock signal CLK is 9 kHz, and duty is 55%. The control signals CS1 and CS2 are beforehand set up so that the amplitude of each ac output may serve as 1 kVp-p.

[0084]As shown in the figure, the distortion to an alternating current component as the ac output from the power supply 60a and the power supply 60b of the electric power unit 60A concerning this embodiment taken the synchronization nearly thoroughly, therefore shown in drawing 18 (A) irrespective of the leading-about course of a high-tension cable does not occur.

[0085]As explained to details above, in the electric power unit concerning a 1st embodiment. Since it has a means to generate the clock signal used as a standard and the synchronization of the alternating current component is taken by supplying all the power supplies as a signal for setting up the frequency and duty of an alternating current component, [in / for this clock signal / the output power of each power supply] Distortion of the alternating current component of output power can be prevented.

[0086]In the image forming device concerning a 1st embodiment, since the above electric power units, i.e., the electric power unit with which the alternating current component of output power is not distorted, are used as a power supply for a drive of a development counter, generating of banding can be controlled and a picture quality as this result can be formed.

[0087][A 2nd embodiment] At a 1st embodiment of the above, although all the frequency of the ac output of each power supply explained one gestalt in the case of being the same, a 2nd embodiment explains one gestalt in case the power supply from which the frequency of an ac output differs is included. That is, only the development counter of K color of the development counters of each color of Y, M, C, and K may be

made to drive with alternating current power with high frequency for the purpose of high-definition-izing etc. as compared with other colors. A 2nd embodiment explains one gestalt in such a case. Here, the frequency of the ac output of the power supplies 60a, 60b, and 60c shall be 5 kHz, and the case where the frequency of the ac output of 60 d of power supplies shall be 9 kHz is explained.

[0088]The electric power unit 60A of the color image forming device 10B concerning a 2nd embodiment and the outline composition of MCU80B are shown in drawing 7. The numerals same about the same portion as drawing 3 in drawing 7 as drawing 3 are attached, and explanation here is omitted.

[0089]As shown in drawing 7, the color image forming device 10B concerning a 2nd embodiment, As compared with the color image forming device 10A concerning a 1st embodiment, only the point set to MCU80B equipped with the counting-down circuits 86A and 86B which carry out dividing of the clock signal CLK with which MCU was outputted from ASIC84 to mutually different frequency is different.

[0090]Namely, the outgoing end which outputs the clock signal CLK of ASIC84 branches, and is connected to the input edge of the counting-down circuits 86A and 86B, The outgoing end of the counting-down circuit 86A branches to three, and is connected to the input edge of the clock receiving circuit 66 of the power supplies 60a, 60b, and 60c, and the outgoing end of the counting-down circuit 86B is connected to the input edge of the clock receiving circuit 66 of 60 d of power supplies.

[0091]Here, the frequency of the clock signal CLK generated by ASIC84 shall be set as 45 kHz, dividing of the counting-down circuit 86A shall be carried out to 1/9 in the inputted clock signal, and dividing of the counting-down circuit 86B shall be carried out to 1/5 in the inputted clock signal. Therefore, in the counting-down circuit 86A, the clock signal whose frequency is 5 kHz is generated, the clock signal whose frequency is 9 kHz is generated in the counting-down circuit 86B, and each clock signal after dividing becomes what was able to take the synchronization mutually. Therefore, as shown in drawing 8, the ac output for each colors of the ac output of the power supplies 60a, 60b, and 60c, i.e., Y, M, and C is set to 5 kHz, the ac output of 60 d of power supplies, i.e., the ac output for K colors, is set to 9 kHz, and each ac output becomes what was able to take the synchronization 1mS cycle.

[0092]Therefore, the distortion to an alternating current component as shown in drawing 18 (A) irrespective of the leading-about course of a high-tension cable also in this gestalt does not occur.

[0093]The portion from which the color image forming device 10B is constituted by the image forming device of this invention by the electric power unit 60A and MCU80B

is equivalent to the electric power unit of the invention according to claim 3, and the counting-down circuits 86A and 86B are respectively equivalent to the conversion method of the invention according to claim 3.

[0094]As explained to details above, in the electric power unit concerning a 2nd embodiment. Can do so the same effect as the electric power unit concerning a 1st embodiment, and. Since it has a counting-down circuit which generates the clock signal dividing of frequency which carries out dividing of the clock signal CLK, and is different and the above-mentioned clock signal dividing is supplied to the power supply, it can respond, also when two or more power supplies which generate the electric power with which the frequency of an alternating current component differs are intermingled.

[0095]In the image forming device concerning a 2nd embodiment. Since the above electric power units, i.e., the electric power unit with which the alternating current component of output power is not distorted, are used as a power supply for a drive of a development counter, like the image forming device concerning a 1st embodiment of the above, generating of banding can be controlled and a picture quality as this result can be formed.

[0096]Although a 2nd embodiment explained the case where the clock signal by which dividing was carried out to all the power supplies with which the electric power unit 60A was equipped was supplied, This invention is not limited to this, as shown in drawing 9, it can supply the clock signal by which dividing was carried out only about some power supplies, and it can also make it the gestalt which supplies a clock signal directly from ASIC84 about the remaining power supplies. in this case -- since the number of counting-down circuits is reducible as compared with a 2nd embodiment -- low-cost-izing -- it can small-space-ize.

[0097]Although a 2nd embodiment explained the case where the clock signal of frequency which is different in the clock signal CLK by carrying out dividing of the clock signal CLK with a counting-down circuit was generated, This invention is not limited to this and can also be made into the gestalt which generates the clock signal of different frequency from the clock signal CLK by multiplying the clock signal CLK with a multiplier. Also in this case, the same effect as a 2nd embodiment can be done so.

[0098][A 3rd embodiment] Although a 1st and 2nd embodiment of the above explained the example of a gestalt in the case of branching and supplying the single clock signal CLK generated in the exterior of the power supply to four power supplies, a 3rd embodiment explains one gestalt in the case of supplying the clock signal generated in

one power supply to other power supplies.

[0099]The electric power unit 60B of the color image forming device 10C concerning a 3rd embodiment and the outline composition of MCU80C are shown in drawing 10. The numerals same about the same portion as drawing 3 in drawing 10 as drawing 3 are attached, and explanation here is omitted.

[0100]As shown in drawing 10, the electric power unit 60B concerning a 3rd embodiment, The power supply 60a is made into power supply 60a' made into the clock generation circuit 67 where the clock receiving circuit 66 generates the clock signal CLK as compared with the electric power unit 60A concerning a 1st embodiment, Only the point which the clock signal CLK generated by the clock generation circuit 67 branches, and is supplied to each other power supplies [60b, 60c, and 60d] clock receiving circuit 66 is different. As compared with MCU80A which MCU80C concerning a 3rd embodiment requires for a 1st embodiment, only the point made into ASIC84' in which ASIC84 does not generate the clock signal CLK is different.

[0101]The outline composition of power supply 60a' concerning a 3rd embodiment is shown in drawing 11. The numerals same about the same portion as drawing 4 in drawing 11 as drawing 4 are attached, and explanation here is omitted.

[0102]As shown in drawing 11, as compared with the power supply 60a which power supply 60a' concerning a 3rd embodiment requires for a 1st embodiment, only the point that the clock receiving circuit 66 is made into the clock generation circuit 67 which generates the clock signal CLK is different.

[0103]Therefore, since the ac output was respectively generated by the development counters 26d, 28d, 30d, and 32d based on the same clock signal CLK with the power supplies 60a, 60b, 60c, and 60d which supply driving power, as for the ac output supplied to each development counter from each power supply, the synchronization was taken.

[0104]Therefore, the distortion to an alternating current component as shown in drawing 18 (A) irrespective of the leading-about course of a high-tension cable also in this gestalt does not occur.

[0105]The portion from which the color image forming device 10C is constituted by the image forming device of this invention by the electric power unit 60B and MCU80C is equivalent to the electric power unit of the invention according to claim 4, and the clock generation circuit 67 is respectively equivalent to the clock signal generating means and synchronous means of the invention according to claim 4.

[0106]Thus, in the electric power unit concerning a 3rd embodiment. Have a means to

generate the clock signal CLK for setting the frequency and duty of an alternating current component to one of four power supplies included in an electric power unit, and. Since the synchronization of the alternating current component is taken by supplying this clock signal CLK to other power supplies, distortion of the alternating current component of output power can be prevented like the electric power unit concerning a 1st and 2nd embodiment of the above.

[0107]In the image forming device concerning a 3rd embodiment. Since the above electric power units, i.e., the electric power unit with which the alternating current component of output power is not distorted, are used as a power supply for a drive of a development counter, like the image forming device concerning a 1st and 2nd embodiment of the above, generating of banding can be controlled and a picture quality as this result can be formed.

[0108][A 4th embodiment] Although a 1st, 2nd, and 3rd embodiment of the above explained the gestalt in the case of branching and supplying the one clock signal CLK to a power supply, By a 4th embodiment, by taking the synchronization of the clock generation circuit which generates other clock signals on the basis of one clock signal explains one gestalt in the case of taking the synchronization of the ac output of each power supply.

[0109]The electric power unit 60C of the color image forming device 10D concerning a 4th embodiment and the outline composition of MCU80C are shown in drawing 12. The numerals same about the same portion as drawing 10 in drawing 12 as drawing 10 are attached, and explanation here is omitted.

[0110]As shown in drawing 12, the color image forming device 10D concerning a 4th embodiment, the -- three -- an embodiment -- starting -- a color image forming device -- ten -- C -- comparing -- a power supply -- 60 -- d -- a clock -- a receiving circuit -- 66 -- a control circuit -- 63 -- between -- a reset circuit -- 68 -- and -- a clock generation circuit -- 67 -- ' -- intervening -- **** -- a power supply -- 60 -- d -- ' -- carrying out -- having -- **** -- a point -- being different -- **** .

[0111]The outline composition which results to the control circuit 63 from the clock receiving circuit 66 of 60d of power supply' concerning a 4th embodiment is shown in drawing 13. Since the composition of those other than the portion shown in drawing 13 is the same as that of the power supply 60a shown in drawing 4, explanation here is omitted.

[0112]As shown in drawing 13, the reset circuit 68 in 60d of power supply' concerning a 4th embodiment, It is constituted including the capacitor C, two resistance R1 and

R2, and the transistor Tr, One terminal of the capacitor C is connected to the outgoing end of the clock receiving circuit 66, it is connected to the base of the transistor Tr via the resistance R1, and the terminal of another side of the capacitor C is grounded via the resistance R1 and the resistance R2. On the other hand, the collector of the transistor Tr is connected to the input edge of clock generation circuit 67', and the emitter is grounded.

[0113]The clock signal of predetermined frequency (for example, 1 kHz) is generated here in the clock generation circuit 67 of power supply 60a', In clock generation circuit 67 of 60d of power supply", the clock signal of different frequency (for example, 10 kHz) from the clock signal generated by the clock generation circuit 67 is generated.

[0114]In the electric power unit 60C constituted as mentioned above, drawing 14 -- being shown -- as -- a power supply -- 60 -- a -- ' -- a clock generation circuit -- 67 -- generating -- having -- a clock signal -- A -- a power supply -- 60 -- d -- ' -- a clock generation circuit -- 67 -- ' -- generating -- having -- a clock signal (in drawing 14, it is written as an "internal clock signal"). Since it is generated in a different clock generation circuit, have not taken the synchronization in many cases, but. In power supply 40d', clock signal B in sync with clock signal A is generated by making the transistor Tr one [the rising edge of clock signal A], and making the internal clock signal of clock generation circuit 67' reset.

[0115]The portion from which the color image forming device 10D is constituted by the image forming device of this invention by the electric power unit 60C and MCU80C to the electric power unit of the invention according to claim 5. The reset circuit 68 is respectively equivalent to the clock signal generating means of the invention according to claim 5 at the synchronous means of the invention according to claim 5 in the clock generation circuits 67 and 67' which can be set in the power supplies 60a and 60d.

[0116]Thus, in the electric power unit concerning a 4th embodiment. Have a clock generation circuit which generates the clock signal for setting the frequency and duty of an alternating current component as power supply 60a', and. 60d of power supply' is equipped with the clock generation circuit which generates the clock signal of different frequency from the above-mentioned clock signal, And since the synchronization of the alternating current component is taken by taking the synchronization of the clock generation circuit of 60d of power supply' on the basis of the clock signal generated by the clock generation circuit of power supply 60a', The thing of low precision can be applied as a clock generation circuit, and distortion of the alternating current component of output power can be prevented to low cost.

[0117]In the image forming device concerning a 4th embodiment. Since the above electric power units, i.e., the electric power unit with which the alternating current component of output power is not distorted, are used as a power supply for a drive of a development counter, like the image forming device concerning the above 1st – a 3rd embodiment, generating of banding can be controlled and a picture quality as this result can be formed.

[0118]Although a 4th embodiment explained the case where the synchronization of the clock signal generated in other power supplies by the clock signal generated by the inside of one power supply was taken, This invention is not limited to this, and establish the clock signal generating means which generates a clock signal to each power supply, and the reference clock generating circuit which generates the reference clock signal used as a standard is established in the exterior of an electric power unit, With this reference clock signal, it can also be considered as the gestalt which takes the synchronization of the clock signal within each power supply.

[0119]The example of 1 composition of this gestalt is shown in drawing 15. As shown in the figure, in this color image forming device 10E. All the power supplies included in the electric power unit 60D like 60d of power supply' (also see drawing 12 and drawing 13) concerning a 4th embodiment, It has the clock receiving circuit 66, the reset circuit 68, and clock generation circuit 67', and is constituted, and by ASIC84, the reference clock signal CLK is generated and the clock receiving circuit 66 of each power supply is supplied.

[0120]The transistor Tr provided in the reset circuit 68 by the rising edge of the reference clock signal CLK supplied in each power supply is made one [this composition], The clock signal in sync with the reference clock signal CLK is generated by making the internal clock signal of clock generation circuit 67' reset.

[0121]Therefore, also in such composition, the synchronization of the ac output from each power supply can be taken, and the same effect as a 4th embodiment can be done so.

[0122]The portion constituted by the electric power unit 60D and MCU80 is equivalent to the electric power unit of the invention according to claim 6.

[0123]Table 1 shows the improvement effect by this invention, and the improvement effect by conventional technology. In Table 1, O shows profitableness, ** shows disadvantage and x shows disadvantage respectively a little.

[0124]

[Table 1]

要因 対応技術	出力 独立 制御	高周 波化	矩形 波化	小 型 化	レイアウト 制約 回避	コスト
本発明	○	○	○	○	○	○
1コンバータ方式	△	○	○	○	△	×
ケーブル方式	○	○	○	△	×	△
シールド化方式	○	△	△	○	○	×

[0125]As shown in Table 1, in each conventional technology of 1 converter method, a cable loess method, and a shield-ized method. It sets they to be [the independent control nature of a power outlet high-frequency-izing of a power outlet, square-wave-izing of a power outlet, the miniaturization of a device, evasion of the restrictions on a layout, and any of cost **], and it is disadvantageous and it turns out in this invention that it is advantageous also about which field.

[0126]Although each above-mentioned embodiment explained the case where it applied to the electric power unit provided with the power supply according the electric power unit of this invention to a booster circuit, this invention is not limited to this and can also be made into the gestalt applied to the electric power unit provided with the power supply by a pressure-lowering circuit.

[0127]The example of composition of the power supply provided with the pressure-lowering circuit in this case is shown in drawing 16. In the power supply shown in the figure, load carrying capacity (capacity of a development counter) is charged with the DC-DC converter of high frequency using the input voltage Vcc. The high-pressure square wave is generated by switching switching element Tr1 of high withstand pressure to the timing based on the clock signal CLK inputted via the clock receiving circuit, and discharging load carrying capacity. After reaching fixed voltage, in order to maintain the voltage for a while, the voltage is detected in a voltage detector (equivalent to the output detecting circuit in each above-mentioned embodiment), and, in more than fixed voltage, the drive of a DC-DC converter is stopped.

[0128]Although the ON-and-OFF signal and the control signal are omitted in the power supply shown in the figure, It becomes controllable [by an ON-and-OFF signal] by making into an OFF state switching element Tr2 which controls impression / un-impression of the input voltage to the primary winding of a transformer when an ON-and-OFF signal is in the state which shows OFF, It becomes controllable by a control signal by adjusting the voltage impressed to the primary winding of a transformer according to a control signal.

[0129]Even when the electric power unit of this invention is applied to the electric

power unit provided with the power supply by such a pressure-lowering circuit, the same effect as each above-mentioned embodiment can be done so.

[0130]Although each above-mentioned embodiment explained the case where the synchronization of the ac output of all the power supplies with which the electric power unit was equipped was taken, this invention is not limited to this and can also be made into the gestalt which takes a synchronization to the plurality of the power supplies with which the electric power unit was equipped.

[0131]For example, in the composition shown in drawing 3, the power supply 60a and the power supply 60b are arranged in the position same in abbreviation, When the power supply 60c and 60 d of power supplies have been arranged in different position same in abbreviation from the locating position of the power supply 60a and the power supply 60b, the high-tension cable from the power supply 60a and the power supply 60b, Since it takes about and a course differs from the high-tension cable from the power supply 60c and 60d of power supplies, it is necessary to take a synchronization about no power supplies, and take the synchronization of the power supply 60a and the power supply 60b, and. By taking the synchronization of the power supply 60c and 60 d of power supplies, the same effect as each above-mentioned embodiment can be done so.

[0132]For example, in the composition shown in drawing 3, when the locating position of all the power supplies is the same in abbreviation, by taking a synchronization to the plurality of each power supply, the depressor effect of a certain amount of banding can be expected, therefore a certain grade can improve imaging quality.

[0133]Although each above-mentioned embodiment explained the case where ASIC generated various signals, it cannot be overemphasized that it can be considered as the gestalt which constitutes the circuit which this invention is not limited to this and has the same function, for example with the combination of electronic parts, either. In this case, although the occupation area for this function will become large, the cost for ASIC manufacture is reducible.

[0134]Although each above-mentioned embodiment explained the case where it had separately a signal (control signal) for setting up the signal (ON-and-OFF signal) for setting up ON and OFF of the power output for every power supply, and the amplitude of an ac output, This invention is not limited to this and can also make the function of each signal the gestalt realized with one signal. The PWM (Pulse Width Modulation, Pulse Density Modulation) signal made into the pulse width corresponding to the amplitude of an ac output as an example of the signal of this gestalt is mentioned. In this case, it is shown that the case where the duty of a PWM signal is 0% turns off a

power output. in this gestalt, since one signal can perform setting out by two signals, the cables for signal supply are reducible -- a device -- low-cost-izing -- and it can miniaturize.

[0135]

[Effect of the Invention] Since the synchronization of said alternating current component of the electric power generated by at least two power supplies in two or more power supplies supplied to two or more supply bodies which generate the electric power which has an alternating current component respectively, and have the same function is taken according to the electric power unit of claim 1 thru/or claim 6 given in any 1 paragraph, The effect that distortion of the alternating current component of output power can be prevented is acquired.

[0136] Since at least one operation of the development to two or more photo conductors and electrification is performed by the electric power unit of claim 1 thru/or claim 6 given in any 1 paragraph according to the image forming device according to claim 7, Generating of banding can be controlled and the effect that a picture quality as this result can be formed is acquired.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a block diagram showing the suitable example of composition of the image forming device concerning this invention.

[Drawing 2] It is a block diagram showing the outline composition of the color image forming device concerning an embodiment.

[Drawing 3] It is a block diagram showing the electric power unit in the color image forming device concerning a 1st embodiment, and the outline composition of MCU.

[Drawing 4] It is a block diagram showing the outline composition of the power supply in the color image forming device concerning a 1st embodiment.

[Drawing 5] It is a time chart with which explanation of operation of the power supply shown in drawing 4 is presented.

[Drawing 6] It is a wave form chart showing the measured result of the ac output of two power supplies in the electric power unit concerning a 1st embodiment.

[Drawing 7] It is a block diagram showing the electric power unit in the color image forming device concerning a 2nd embodiment, and the outline composition of MCU.

[Drawing 8] It is a time chart which shows the state of the ac output from each power

supply concerning a 2nd embodiment.

[Drawing 9]It is a block diagram showing the composition of the modification of a 2nd embodiment.

[Drawing 10]It is a block diagram showing the electric power unit in the color image forming device concerning a 3rd embodiment, and the outline composition of MCU.

[Drawing 11]It is a block diagram showing the outline composition of power supply 60a' in the color image forming device concerning a 3rd embodiment.

[Drawing 12]It is a block diagram showing the electric power unit in the color image forming device concerning a 4th embodiment, and the outline composition of MCU.

[Drawing 13]It is a block diagram (part circuit diagram) showing the outline composition of the reset circuit concerning a 4th embodiment.

[Drawing 14]It is a time chart which shows the waveform state of each part of 60d of power supply' concerning a 4th embodiment.

[Drawing 15]It is a block diagram showing the composition of the modification of a 4th embodiment.

[Drawing 16]It is a block diagram (part circuit part) showing the example of composition of the power supply provided with the pressure-lowering circuit.

[Drawing 17]It is a wave form chart showing an example of the timing of an input of driving power to two or more development counters.

[Drawing 18]It is a wave form chart with which explanation of the problem of conventional technology is presented, and the wave form chart in which (A) shows the state of distortion of the ac output of a power supply, the wave form chart showing the state of generating of a low frequency wave where (B) originates in distortion of an ac output, and (C) are the wave form charts showing the example of a measured result of (B).

[Drawing 19]It is a graph which shows an example of the state of potential difference to the distance between the cables for electric power supplies in case the frequency of the output power from a power supply is 5 kHz, 9 kHz, and 15 kHz.

[Description of Notations]

10A, 10B, 10C, 10D, 10E color image forming device (image forming device)

26a, 28a, 30a, and 32a Photo conductor drum (photo conductor)

26b, 28b, 30b, 32b image writing part (scanning optical system)

26c, 28c, 30c, and 32c Electrifying device

26d, 28d, 30d, and 32d Development counter

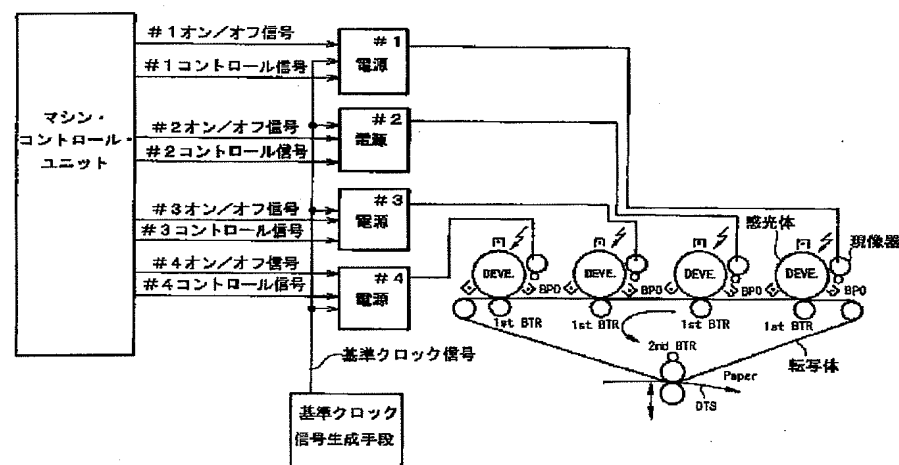
60A, 60B, 60C, and 60D Electric power unit

60a, 60b, 60c, and 60d Power supply

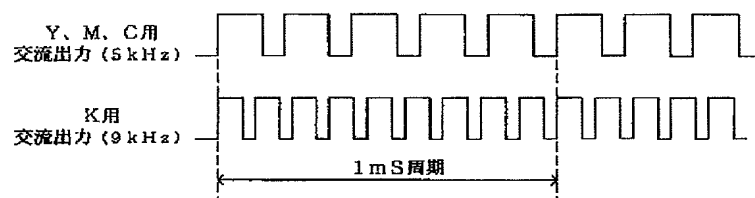
- 61 Booster circuit
 63 Control circuit
 64 Output detecting circuit
 66 Clock receiving circuit
 67 Clock generation circuit (a clock signal generating means, synchronous means)
 68 Reset circuit (synchronous means)
 80A, 80B, and 80C Machine-control unit (electric power unit)
 82 CPU
 84 and 84'ASIC (a reference clock signal creating means, synchronous means)
 86A and 86B Counting-down circuit (conversion method)

DRAWINGS

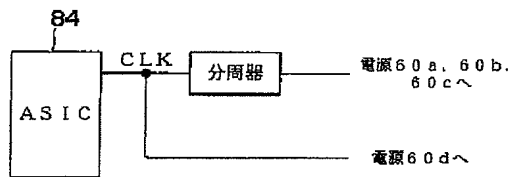
[Drawing 1]



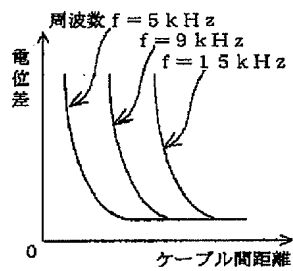
[Drawing 8]



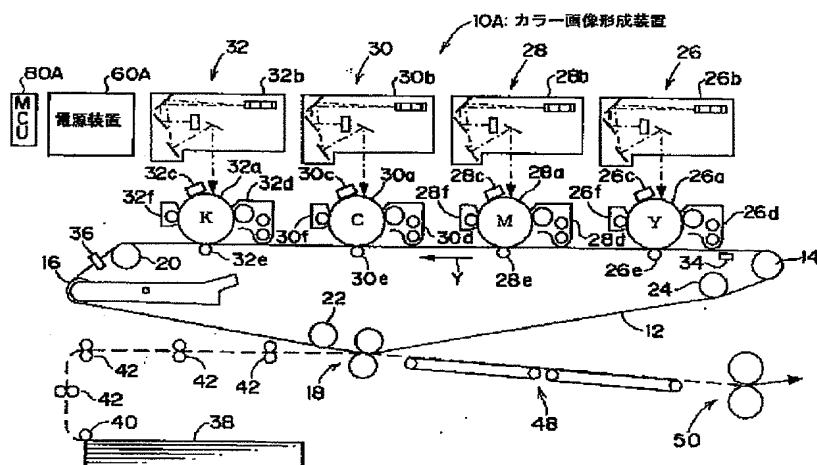
[Drawing 9]



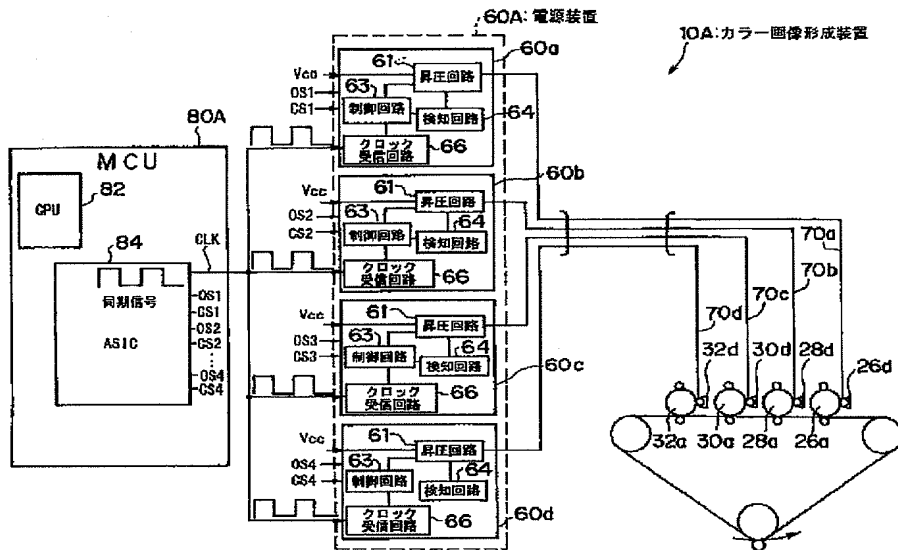
[Drawing 19]



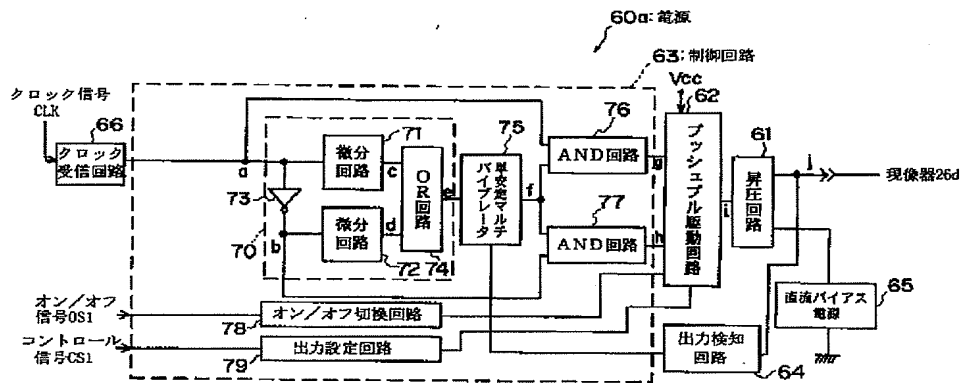
[Drawing 2]



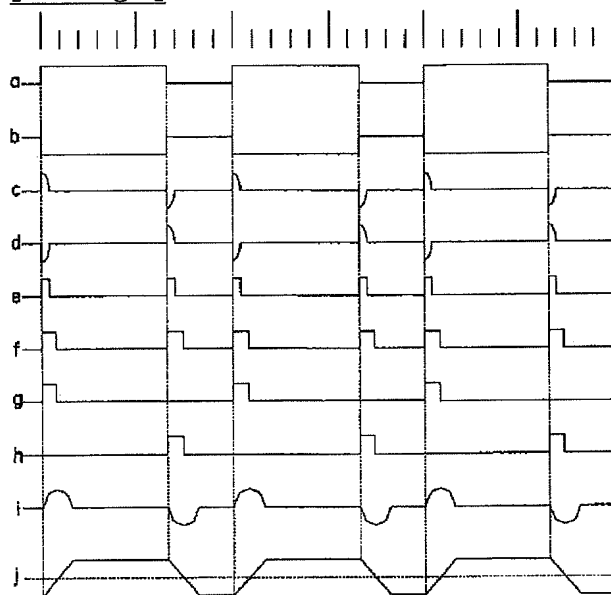
[Drawing 3]



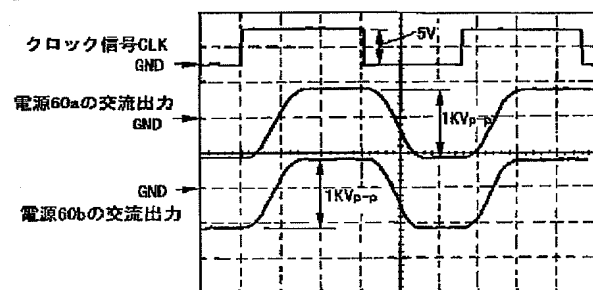
[Drawing 4]



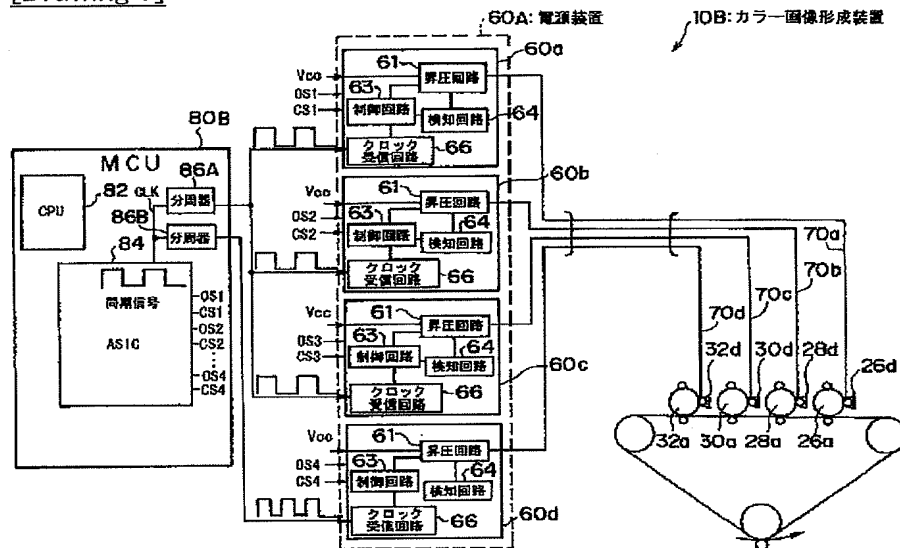
[Drawing 5]



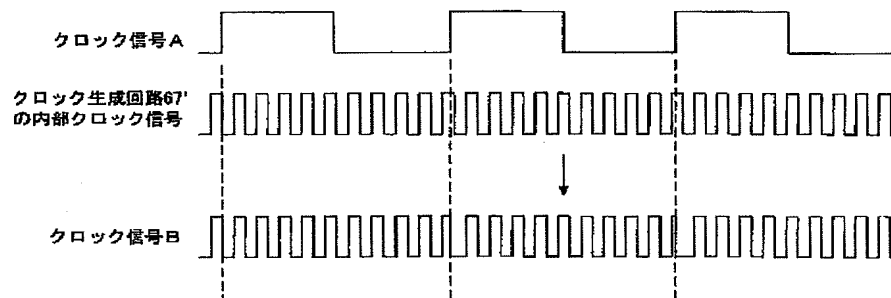
[Drawing 6]



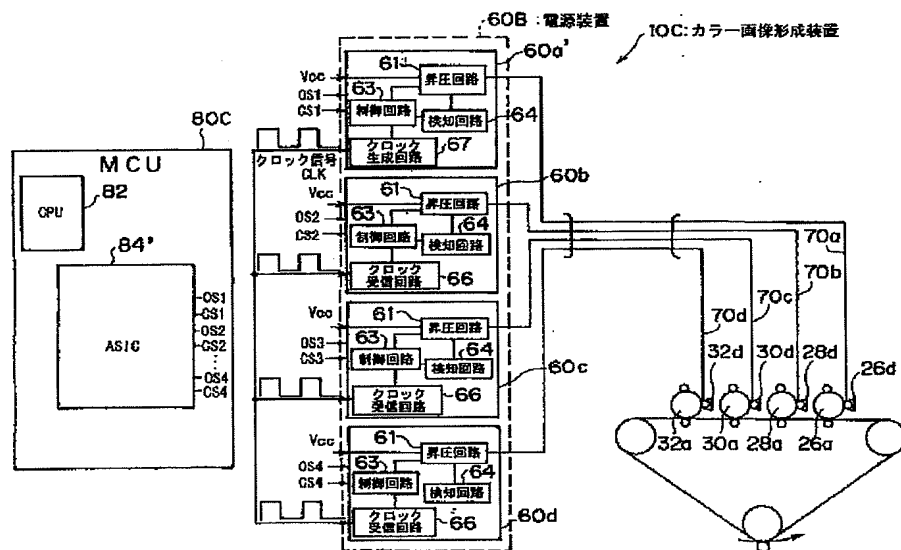
[Drawing 7]



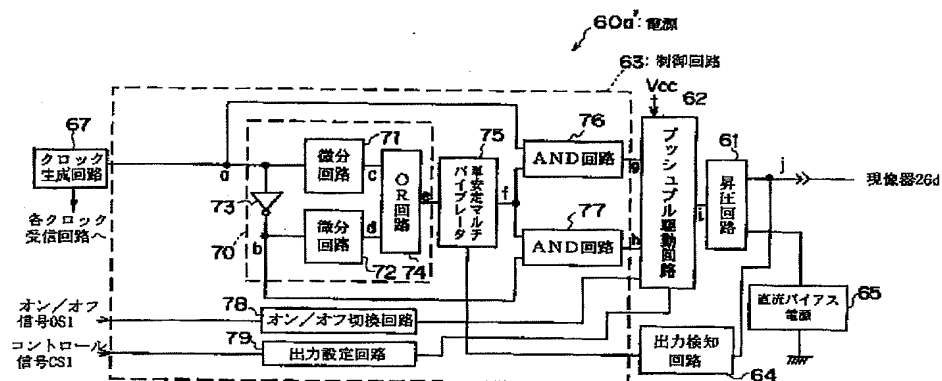
[Drawing 14]



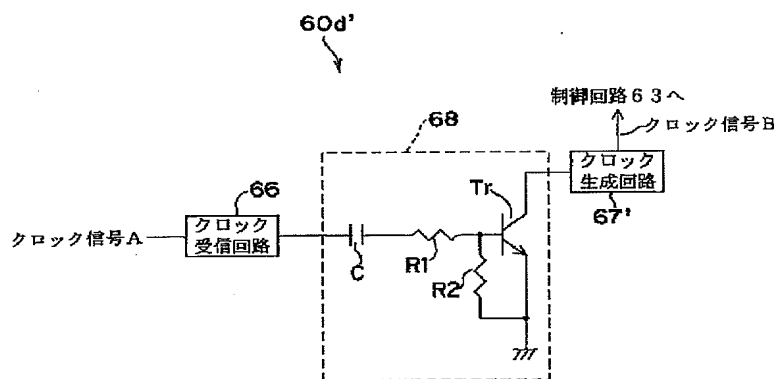
[Drawing 10]



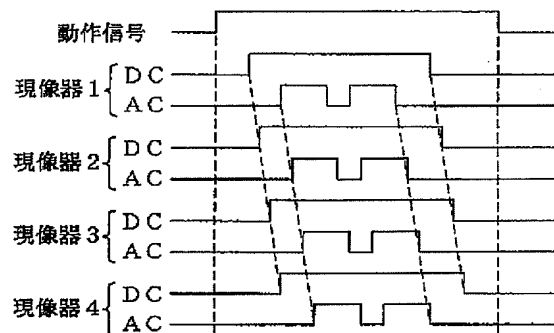
[Drawing 11]



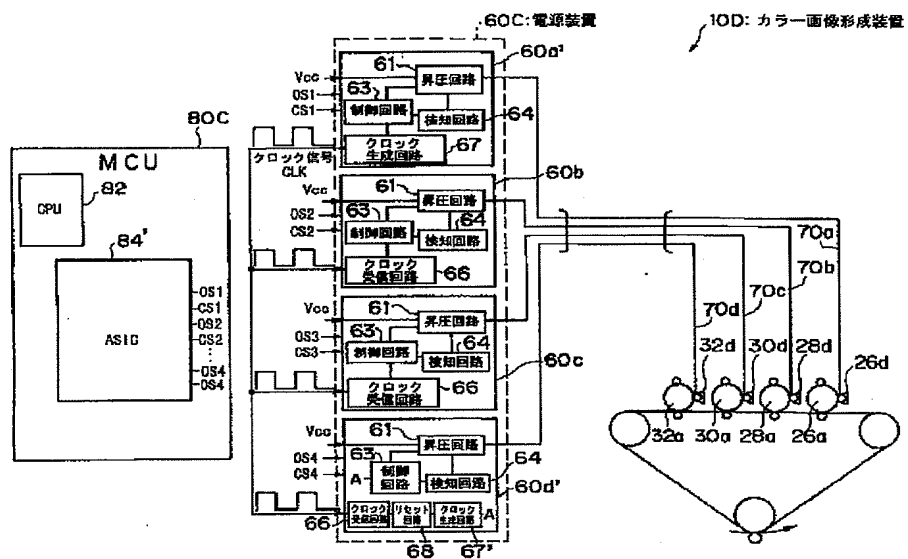
[Drawing 13]



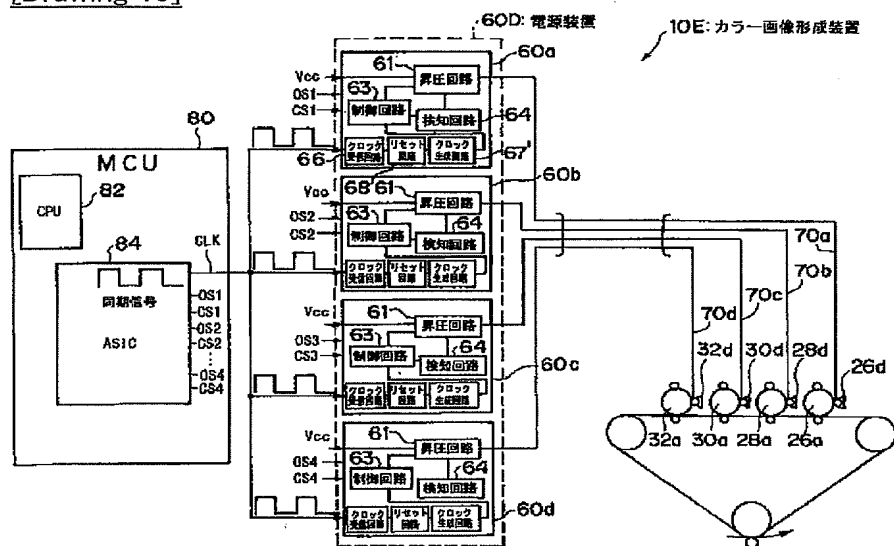
[Drawing 17]



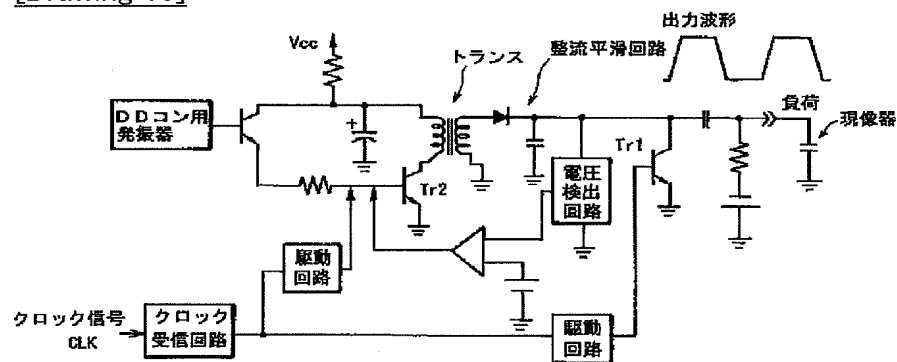
[Drawing 12]



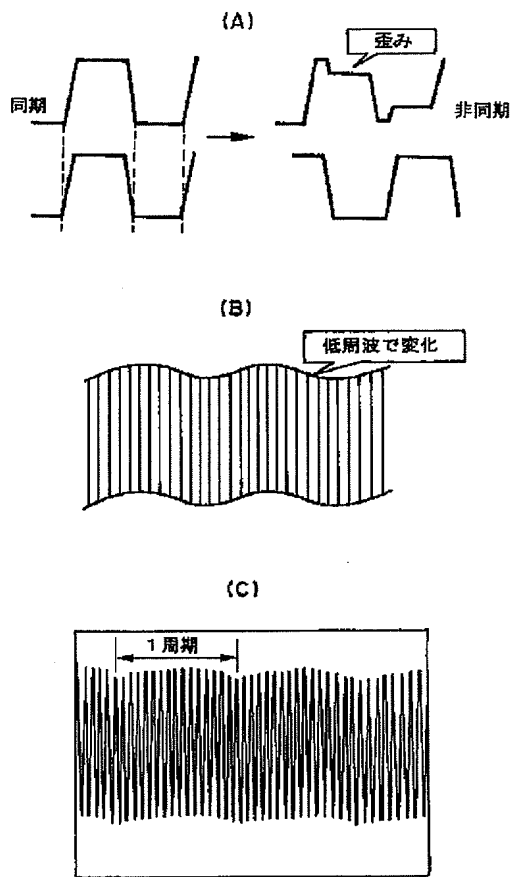
[Drawing 15]



[Drawing 16]



[Drawing 18]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-161031

(P 2 0 0 1 - 1 6 1 0 3 1 A)

(43) 公開日 平成13年6月12日 (2001. 6. 12)

(51) Int. Cl. ⁷	識別記号	F I	テマコード (参考)
H02J 3/38		H02J 3/38	Q 2H027
G03G 21/14		G03G 21/00	398 5G066
21/00	398		372 9A001

審査請求 未請求 請求項の数 7 O L (全18頁)

(21) 出願番号 特願平11-340364

(22) 出願日 平成11年11月30日 (1999. 11. 30)

(71) 出願人 000005496

富士ゼロックス株式会社
東京都港区赤坂二丁目17番22号

(72) 発明者 島 孝一

神奈川県海老名市本郷2274番地 富士ゼロ
ックス株式会社海老名事業所内

(72) 発明者 小野 芳弘

神奈川県海老名市本郷2274番地 富士ゼロ
ックス株式会社海老名事業所内

(74) 代理人 100079049

弁理士 中島 淳 (外3名)

Fターム (参考) 2H027 EE01 ZA01

5G066 BA01 HA01 HB20

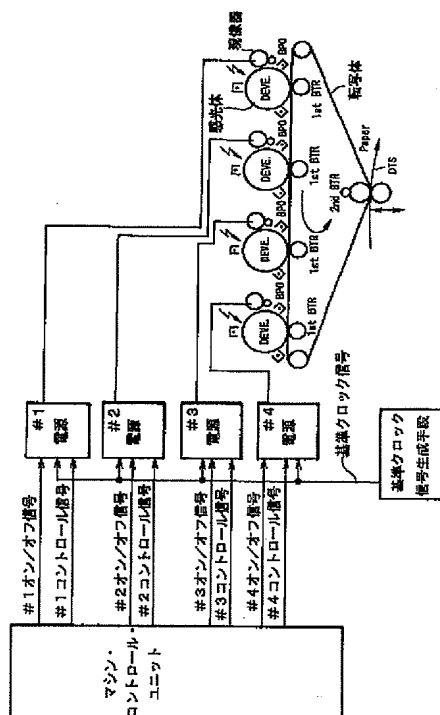
9A001 BB06 HH31 HH34 KK42

(54) 【発明の名称】 電源装置及び画像形成装置

(57) 【要約】

【課題】 出力電力の交流成分の歪みを防止することができる電源装置を得ると共に、高品質な画像を形成することができる画像形成装置を得る。

【解決手段】 各々交流成分を有する電力を生成して同一機能を有する現像器に供給する複数の電源に対して、基準クロック信号生成手段で生成した基準クロック信号を上記交流成分の周波数及びデューティを設定するための信号として各電源に供給することによって上記交流成分の同期をとる。



【特許請求の範囲】

【請求項 1】 各々交流成分を有する電力を生成して同一機能を有する複数の被供給体に供給する複数の電源を備えた電源装置であって、

前記複数の電源のうちの少なくとも 2 つの電源により生成される電力の前記交流成分の同期をとる同期手段を備えたことを特徴とする電源装置。

【請求項 2】 単一の基準クロック信号を生成する基準クロック信号生成手段を更に備えると共に、

前記同期手段が、前記基準クロック信号を前記交流成分の周波数及びデューティを設定するための信号として前記少なくとも 2 つの電源に供給することによって前記交流成分の同期をとることを特徴とする請求項 1 記載の電源装置。

【請求項 3】 前記基準クロック信号を変換して異なる周波数の変換クロック信号を少なくとも 1 つ生成する変換手段を更に備え、

前記同期手段が、前記基準クロック信号及び前記変換クロック信号の何れかを前記少なくとも 2 つの電源に供給することによって前記交流成分の同期をとることを特徴とする請求項 2 記載の電源装置。

【請求項 4】 前記複数の電源のうちの 1 つに前記交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備えると共に、前記同期手段が、前記クロック信号を前記クロック信号生成手段が備えられた電源以外の少なくとも 1 つの電源に供給することによって前記交流成分の同期をとることを特徴とする請求項 1 記載の電源装置。

【請求項 5】 前記複数の電源のうちの少なくとも 1 つが前記交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備えると共に、残りの電源のうちの少なくとも 1 つが前記クロック信号とは異なる周波数のクロック信号を生成するクロック信号生成手段を備え、

前記同期手段が、前記クロック信号の何れかを基準として他のクロック信号を生成するクロック信号生成手段の同期をとることによって前記交流成分の同期をとることを特徴とする請求項 1 記載の電源装置。

【請求項 6】 単一の基準クロック信号を生成する基準クロック信号生成手段を更に備えると共に、前記複数の電源の各々が前記交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備え、

前記同期手段が、前記クロック信号生成手段のうちの少なくとも 2 つについて前記基準クロック信号を基準として同期をとることによって前記交流成分の同期をとることを特徴とする請求項 1 記載の電源装置。

【請求項 7】 多値画像データに基づいて画像を形成する画像形成装置であって、

前記請求項 1 乃至請求項 6 の何れか 1 項に記載の電源装

置と、

各々前記複数の電源によって生成された電力の何れかによって現像及び帯電の少なくとも一方の動作が行われる複数の感光体と、

前記複数の感光体を前記多値画像データに基づく光ビームによって走査する複数の走査光学系と、
を備えたことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電源装置及び画像形成装置に係り、より詳しくは、各々交流成分を有する電力を生成する複数の電源を備えた電源装置及び該電源装置を電力源として用いた画像形成装置に関する。

【0002】

【従来の技術】近年のカラー画像形成装置（カラー複写機、カラープリンタ等）の普及に伴い、市場からは高画質化及び高速化が要望されており、高画質化に対応するための技術としては数ミクロントナーを用いる技術等があった。

【0003】一方、高速化に対応したカラー画像形成装置として、各々異なる色に対応する複数の感光体を有し、対応する色の画像（トナー像）を各感光体に並行して形成した後に各感光体上に形成された各色のトナー像を所定方向（副走査方向）に所定の速度で移動している単一の転写体に順次転写することによってカラー画像を得る、所謂タンデム型のカラー画像形成装置があった。

【0004】この種のカラー画像形成装置では一般に、感光体上にトナー像を形成するために、感光体を帯電させる帯電器、帯電された感光体にトナーを付着させる現像器等が各感光体の近傍に各々設けられており、これらの帯電器、現像器等の電力源として用いる高压電源を各感光体毎に個別に備えている場合が多い。これは主に次の 2 つの理由による。

【0005】第 1 の理由は、タンデム型の画像形成装置では、上述したように感光体毎に色別に形成したトナー像を副走査方向に移動している転写体に順次転写することによってカラー画像を形成しているため、各感光体に対応して設けられている帯電器、現像器等を感光体毎に異なるタイミングでオン／オフ（駆動／駆動停止）する必要があるためである。

【0006】すなわち、副走査方向に移動している転写体に対して、各々異なる位置に配置された複数の感光体からトナー像を転写することにより 1 つのカラー画像を形成するためには、同一画素に対応する各感光体上のトナー像を転写体の同一位置に転写する必要があり、このためには、一例として図 17 に示すように、複数の現像器の各々に供給する電力（図 17 では直流電力（DC）及び交流電力（AC）の 2 つの電力）の供給のタイミングを各感光体間の距離及び転写体の移動速度に応じた時

間だけずらす必要があるのである。なお、図 17 における動作信号は 1 枚分の画像形成動作の期間を示す信号である。また、同図では現像器が 4 つ設けられた、すなわち感光体が 4 つ設けられたカラー画像形成装置の場合を例示している。

【0007】また、第 2 の理由は、感光体の劣化を抑制するためである。感光体は一般に帯電によって劣化するため、感光体に対する帯電期間を極力短くする必要があり、感光体毎に異なるタイミングで電力の供給／遮断を制御できるようにすることによって、不必要に感光体を帯電することを防止することができ、これによって感光体の劣化を抑制することができる。

【0008】一方、上記のようなカラー画像形成装置には、上述した高画質化及び高速化の他、小型化に対する要望も高く、上記のような感光体毎に異なる高圧電源を備えたタンデム型のカラー画像形成装置では、次のような問題があった。

【0009】各高圧電源は、装置の小型化を実現する上でのレイアウト上の制約によって、対応する感光体近傍に設けられた現像器、帯電器等から離れた位置に配置される場合が多く、この場合には各高圧電源と、対応する現像器、帯電器等とを接続する高耐圧の複数の高圧ケーブルが略同一経路で引き回される場合が多い。

【0010】一方、従来の高圧電源では、交流出力の周波数及びデューティを設定するためのクロック信号を生成する発振器等のクロック信号生成手段を各高圧電源毎に個別に備えているため、各高圧電源からの交流出力は同期がとりにくい状態となっている。

【0011】一般に、同期がとれていない交流出力同士がケーブル等で近接した場合、各ケーブル間の浮遊容量によって相互誘導が発生し、この影響によって各ケーブル間で位相のずれに起因して電位差が発生し、交流出力波形に図 18 (A) に示すような歪みが発生することになる。この状態が連続すると、図 18 (B) に示すように交流出力の周波数（一般に数 kHz ～ 数 10 kHz）より低い周波数（数 10 Hz ～ 数 100 Hz 程度）で出力波形が変化する。

【0012】図 18 (C) には、このような出力波形の変化の実測結果の一例が示されている。同図に示す例では、交流出力の周波数が 9 kHz であり、発生した低周波の周波数が 560 Hz であった。

【0013】この低い周波数と当該画像形成のプロセススピードとの関係から、現像や帯電の均一性の悪化を招き、所謂バンディング（縞縞）となって画質ディフェクトとなってしまう、という問題が発生するのである。

【0014】ところで、この問題は、高速化及び高画質化に対応するために、帯電器、現像器等に対する駆動用の交流電力の周波数を上昇したことに起因して発生した問題である。図 19 には、交流出力の周波数が 5 kHz、9 kHz、15 kHz である場合の、上記高圧ケー

ブル間の距離に対する電位差の状態が示されている。同図に示すように、交流出力の周波数が高くなる程、各高圧ケーブル間の距離を大きくしても大きな電位差が発生してしまう。従って、交流出力の周波数が高くなる程、バンディングが発生しやすくなる。

【0015】このようなバンディングを防止するために適用し得る技術としては、高圧電源と現像器、帯電器等とを接続する高圧ケーブルとしてシールドケーブルを用いることにより各ケーブルの分布容量を一定にして相互干渉をなくす技術（以下、シールド化方式という）、高圧電源を 1 つにし、かつ該高圧電源からの出力電力を全ての現像器、帯電等に供給することにより各電力の位相のずれを抑制する技術（以下、1 コンバータ方式という）、及び高圧電源と現像器、帯電器等とを直結してケーブルレス化する技術（以下、ケーブルレス方式という）の 3 つの技術があった。

【0016】

【発明が解決しようとする課題】しかしながら、上記シールド化方式による技術では、ケーブルの分布容量が増加するため、高圧電源のパワーアップが必要となり、コスト及び消費電力が増加してしまう、という問題点があった。また、この技術では、装置組み立て時、若しくはケーブル製造時にケーブルのシールド処理を行う必要があり、この点においてもコストアップとなってしまう。

【0017】また、上記 1 コンバータ方式による技術では、各感光体に対応して電源出力を独立にオン／オフ制御する必要があり、特別に出力切換回路又は出力端に高圧リレー等が必要となってコストが増加してしまう、という問題点があった。特に高圧リレーの場合は、開閉時にノイズが発生し、CPU 等の誤動作を招いた。また、この技術では、高圧電源にトランスが備えられている場合、熱設計が困難となり、信頼性が低下する場合がある、という問題点もあった。

【0018】更に、上記ケーブルレス方式による技術は、装置のレイアウト上の制約で実際に導入することが困難である、という問題点があった。また、該ケーブルレス方式を導入することができた場合でも、装置の小型化に対応すべく各感光体間の距離は短くなる傾向にあり、これに伴って各感光体間の浮遊容量がコンデンサ結合と同様に作用するため、バンディングが発生してしまう、という問題点があった。

【0019】本発明は上記問題点を解消するために成されたものであり、出力電力の交流成分の歪みを防止することができる電源装置を提供すると共に、高品質な画像を形成することができる画像形成装置を提供することを目的とする。

【0020】

【課題を解決するための手段】上記目的を達成するために、請求項 1 記載の電源装置は、各々交流成分を有する

電力を生成して同一機能を有する複数の被供給体に供給する複数の電源を備えた電源装置であって、前記複数の電源のうちの少なくとも2つの電源により生成される電力の前記交流成分の同期をとる同期手段を備えたことを特徴としている。

【0021】請求項1に記載の電源装置によれば、各々交流成分を有する電力を生成して同一機能を有する複数の被供給体に供給する複数の電源のうちの少なくとも2つの電源により生成される電力の交流成分の同期が同期手段によってとられる。なお、上記被供給体には、画像形成装置における帯電器、現像器等が含まれる。

【0022】このように、請求項1に記載の電源装置によれば、各々交流成分を有する電力を生成して同一機能を有する複数の被供給体に供給する複数の電源のうちの少なくとも2つの電源により生成される電力の前記交流成分の同期をとっているため、出力電力の交流成分の歪みを防止することができる。

【0023】また、請求項2記載の電源装置は、請求項1記載の発明において、単一の基準クロック信号を生成する基準クロック信号生成手段を更に備えると共に、前記同期手段が、前記基準クロック信号を前記交流成分の周波数及びデューティを設定するための信号として前記少なくとも2つの電源に供給することによって前記交流成分の同期をとることを特徴とするものである。

【0024】請求項2に記載の電源装置によれば、請求項1記載の発明において、基準クロック信号生成手段によって単一の基準クロック信号が生成され、同期手段によって上記基準クロック信号が上記交流成分の周波数及びデューティを設定するための信号として少なくとも2つの電源に供給されることによって上記交流成分の同期がとられる。なお、上記基準クロック信号生成手段には、水晶発振器、LC発振器、マルチバイブレータ等が含まれる。

【0025】このように、請求項2に記載の電源装置によれば、単一の基準クロック信号を生成する基準クロック信号生成手段を備えると共に、上記基準クロック信号を交流成分の周波数及びデューティを設定するための信号として少なくとも2つの電源に供給することによって交流成分の同期をとっているため、各電源毎にクロック信号を生成するための手段を備える場合に比較して低コストかつ小スペースに出力電力の交流成分の歪みを防止することができる。

【0026】更に、請求項3記載の電源装置は、請求項2記載の発明において、前記基準クロック信号を変換して異なる周波数の変換クロック信号を少なくとも1つ生成する変換手段を更に備え、前記同期手段が、前記基準クロック信号及び前記変換クロック信号の何れかを前記少なくとも2つの電源に供給することによって前記交流成分の同期をとることを特徴とするものである。

【0027】請求項3に記載の電源装置によれば、請求

項2記載の発明において、変換手段によって基準クロック信号が変換されて異なる周波数の変換クロック信号が少なくとも1つ生成され、同期手段によって、上記基準クロック信号及び上記変換クロック信号の何れかが少なくとも2つの電源に供給されることによって交流成分の同期がとられる。なお、上記変換手段には、分周器、通倍器等が含まれる。

【0028】このように、請求項3に記載の電源装置によれば、請求項2記載の発明と同様の効果を奏することができると共に、基準クロック信号を変換して異なる周波数の変換クロック信号を少なくとも1つ生成する変換手段を備え、基準クロック信号及び変換クロック信号の何れかを少なくとも2つの電源に供給しているため、交流成分の周波数が異なる電力を生成する複数の電源が混在する場合にも対応することができる。

【0029】また、請求項4記載の電源装置は、請求項1記載の発明において、前記複数の電源のうちの1つに前記交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備えると共に、前記同期手段が、前記クロック信号を前記クロック信号生成手段が備えられた電源以外の少なくとも1つの電源に供給することによって前記交流成分の同期をとることを特徴とするものである。

【0030】請求項4に記載の電源装置によれば、請求項1記載の発明において、複数の電源のうちの1つに備えられたクロック信号生成手段によって交流成分の周波数及びデューティを設定するためのクロック信号が生成され、同期手段によって上記クロック信号が上記クロック信号生成手段が備えられた電源以外の少なくとも1つの電源に供給されることによって交流成分の同期がとられる。なお、上記クロック信号生成手段には、水晶発振器、LC発振器、マルチバイブレータ等が含まれる。

【0031】このように、請求項4に記載の電源装置によれば、複数の電源のうちの1つに交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備えると共に、上記クロック信号を上記クロック信号生成手段が備えられた電源以外の少なくとも1つの電源に供給することによって交流成分の同期をとっているため、各電源毎にクロック信号を生成するための手段を備える場合に比較して低コストかつ小スペースに出力電力の交流成分の歪みを防止することができる。

【0032】また、請求項5記載の電源装置は、請求項1記載の発明において、前記複数の電源のうちの少なくとも1つが前記交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備えると共に、残りの電源のうちの少なくとも1つが前記クロック信号とは異なる周波数のクロック信号を生成するクロック信号生成手段を備え、前記同期手段が、前記クロック信号の何れかを基準として他のクロッ

ク信号を生成するクロック信号生成手段の同期をとることによって前記交流成分の同期をとることを特徴とするものである。

【0033】請求項5に記載の電源装置によれば、請求項1記載の発明において、複数の電源のうちの少なくとも1つに備えられたクロック信号生成手段によって交流成分の周波数及びデューティを設定するためのクロック信号が生成され、かつ残りの電源のうちの少なくとも1つに備えられたクロック信号生成手段によって上記クロック信号とは異なる周波数のクロック信号が生成される。なお、上記各クロック信号生成手段には、水晶発振器、LC発振器、マルチバイブレータ等が含まれる。

【0034】また、請求項5記載の電源装置では、同期手段によって、上記クロック信号の何れかを基準として他のクロック信号を生成するクロック信号生成手段の同期がとられることによって交流成分の同期がとられる。

【0035】このように、請求項5に記載の電源装置によれば、複数の電源のうちの少なくとも1つが交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備え、かつ残りの電源のうちの少なくとも1つが上記クロック信号とは異なる周波数のクロック信号を生成するクロック信号生成手段を備え、かつ上記クロック信号の何れかを基準として他のクロック信号を生成するクロック信号生成手段の同期をとることによって上記交流成分の同期をとっている、クロック信号生成手段として低精度のものを適用することができ、低コストに出力電力の交流成分の歪みを防止することができる。

【0036】また、請求項6記載の電源装置は、請求項1記載の発明において、単一の基準クロック信号を生成する基準クロック信号生成手段を更に備え、かつ前記複数の電源の各々が前記交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備え、前記同期手段が、前記クロック信号生成手段のうちの少なくとも2つについて前記基準クロック信号を基準として同期をとることによって前記交流成分の同期をとることを特徴とするものである。

【0037】請求項6に記載の電源装置によれば、請求項1記載の発明において、基準クロック信号生成手段によって単一の基準クロック信号が生成されると共に、複数の電源の各々においてクロック信号生成手段により交流成分の周波数及びデューティを設定するためのクロック信号が生成される。なお、上記基準クロック信号生成手段及びクロック信号生成手段には、水晶発振器、LC発振器、マルチバイブレータ等が含まれる。

【0038】また、請求項6記載の電源装置では、同期手段によって上記クロック信号生成手段のうちの少なくとも2つについて上記基準クロック信号を基準として同期がとられることによって上記交流成分の同期がとられる。

【0039】このように、請求項6に記載の電源装置によれば、単一の基準クロック信号を生成する基準クロック信号生成手段を更に備え、かつ複数の電源の各々が交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック信号生成手段を備え、かつ、クロック信号生成手段のうちの少なくとも2つについて基準クロック信号を基準として同期をとることによって交流成分の同期をとっている、クロック信号生成手段として低精度のものを適用することができ、低コストに出力電力の交流成分の歪みを防止することができる。

【0040】更に、上記目的を達成するために、請求項7記載の画像形成装置は、多値画像データに基づいて画像を形成する画像形成装置であって、前記請求項1乃至請求項6の何れか1項に記載の電源装置と、各々前記複数の電源によって生成された電力の何れかによって現像及び帯電の少なくとも一方の動作が行われる複数の感光体と、前記複数の感光体を前記多値画像データに基づく光ビームによって走査する複数の走査光学系と、を備えたことを特徴としている。

【0041】請求項7に記載の画像形成装置では、請求項1乃至請求項6の何れか1項に記載の電源装置が備えられると共に、複数の感光体の各々が電源装置に備えられた複数の電源によって生成された電力の何れかによって現像及び帯電の少なくとも一方の動作が行われる。

【0042】この際、請求項7記載の画像形成装置では、複数の走査光学系によって上記複数の感光体が多値画像データに基づく光ビームによって走査される。これによって、各感光体には上記多値画像データに基づく画像潜像が形成される。

【0043】図1には、一例として請求項2記載の電源装置を備えた場合の請求項7記載の画像形成装置の好適な構成例が示されている。同図において、マシン・コントロール・ユニットは画像形成装置の動作を司るものであり、電源#1～電源#4は各々対応する感光体に対して現像を行う現像器及び帯電を行う帯電器の何れか一方に駆動用の交流電力を供給するものであり、オン/オフ信号は各電源からの交流電力の出力/出力停止を個別に設定するための信号であり、コントロール信号は各電源により生成される交流電力の交流成分の振幅を個別に設定するための信号である。

【0044】本構成例では、各電源からの交流出力の周波数及びデューティを設定するための基準クロック信号が基準クロック信号生成手段によって生成され、該基準クロック信号が分岐されて各電源に供給されている。

【0045】このように、請求項7に記載の画像形成装置によれば、請求項1乃至請求項6の何れか1項記載の電源装置によって複数の感光体に対する現像及び帯電の少なくとも一方の動作が行われるので、バンディングの発生を抑制することができ、この結果として高品質な画

像を形成することができる。

【0046】

【発明の実施の形態】以下、図面を参照して、本発明の電源装置及び画像形成装置の実施の形態について詳細に説明する。

【0047】〔第1実施形態〕図2には本発明の実施の形態に係るカラー画像形成装置10Aの概略構成が示されている。同図に示すように、カラー画像形成装置10Aには、無端ベルトからなる中間転写ベルト12が、駆動ロール14、ステアリングロール16、2次転写ロール18及び従動ロール20、22、24により、所定の張力を持って支持されている。また、中間転写ベルト12上には、そのベルト走行方向Yに従って、イエロー(Y)、マゼンタ(M)、シアン(C)、ブラック(K)の各色に対応した画像形成ユニット26、28、30、32が順に配設されている。

【0048】各々の画像形成ユニット26、28、30、32は、それぞれ図示しない装置本体フレームに回転可能に軸支された感光体ドラム26a、28a、30a、32aと、各々の感光体ドラム26a、28a、30a、32aの表面をレーザビーム等の光ビームで走査露光する画像書き込み部26b、28b、30b、32bを有している。また、各々の感光体ドラム26a、28a、30a、32aの周囲には、そのドラム回転方向(図2時計回り方向)に従って、帯電器26c、28c、30c、32c、現像器26d、28d、30d、32d、1次転写ロール26e、28e、30e、32e及びクリーナ26f、28f、30f、32fが順に配設されている。

【0049】なお、本実施の形態に係るカラー画像形成装置10Aには、上記帯電器26c、28c、30c、32c、現像器26d、28d、30d、32d等の感光体ドラム周りの機器に対して駆動用の電力を供給する電源装置60A、及びカラー画像形成装置10Aの動作を司るマシン・コントロール・ユニット(以下、MCUという)80Aが備えられているが、この詳細については後述する。

【0050】一方、中間転写ベルト12の走行経路上には、ベルトホームセンサ34とエッジセンサ36とが配置されている。

【0051】このうち、ベルトホームセンサ34は、中間転写ベルト12の周長方向1箇所には設けられたマーク等を検知するもので、ベルト走行方向Yにおいてイエロー(Y)の画像形成ユニット26の上流側に配置されている。なお、ベルトホームセンサ34により出力されるマーク等の検出信号は、画像をベルトシーム(継ぎ目)と重ならないようにするために、画像形成タイミングを決定するためにも用いられる。

【0052】また、エッジセンサ36は、中間転写ベルト12のエッジ位置を検出するもので、ベルト走行方向

Yにおいてブラック(K)の画像形成ユニット32の下流側に(ステアリングロール16の手前)に配置されている。

【0053】また、画像形成対象となる用紙38は図示しない給紙カセットに収容され、その給紙カセットの用紙繰出側に設けられたピックアップロール40により一枚ずつ繰り出される。繰り出された用紙38は、所定数のロール対42により図中破線で示す経路を辿って搬送され、2次転写ロール18の圧接位置へと送られて、ここで中間転写ベルト12上のカラー画像が一括転写(2次転写)される。カラー画像が転写された用紙38は、用紙搬送系48によって定着器50に搬送されて画像の定着処理がなされた後、図示しないトレイに排出される。

【0054】図3には、本実施の形態に係るカラー画像形成装置10Aの電源装置60A及びMCU80Aの概略構成が示されている。なお、説明の錯綜を回避するために、図3では電源装置60Aにおいて現像器26d、28d、30d、32dに駆動電力(交流電力)を供給する部分のみを示し、かつMCU80Aにおいて電源装置60Aに関する部分のみを示すと共に、以下では、この部分のみについて説明を行うが、実際の電源装置60Aには現像器26d、28d、30d、32d以外の機器に駆動電力を供給する部分も含まれており、MCU80Aには上記電源装置60に関する部分以外の部分も含まれている。

【0055】図3に示すように、本第1実施形態に係る電源装置60Aには、各々昇圧回路61、制御回路63、出力検知回路64、クロック受信回路66等を含んで構成された電源60a、60b、60c、60dが備えられており、各電源60a、60b、60c、60dは各々高圧ケーブル70a、70b、70c、70dによって現像器26d、28d、30d、32dに接続されて、対応する現像器に駆動電力を供給する。

【0056】一方、MCU80Aにはカラー画像形成装置10Aの各部の動作を司るCPU(中央処理装置)82が備えられていると共に、該CPU82による制御によって、電源60a、60b、60c、60dの各々による出力電力の交流成分の周波数及びデューティを設定するためのクロック信号CLK、電源60a、60b、60c、60dの各々からの電力の出力/出力停止を設定するためのオン/オフ信号OS1、OS2、OS3、OS4、及び電源60a、60b、60c、60dの各々による出力電力の交流成分の振幅を設定するためのコントロール信号CS1、CS2、CS3、CS4を生成可能に構成されたASIC(Application Specific Integrated Circuit)84が備えられている。

【0057】なお、本実施の形態に係るクロック信号CLKによる交流成分のデューティは25%から75%までの範囲内で設定され、各コントロール信号CSによる

10

20

30

40

50

交流成分の振幅は500Vp-pから2kVp-pまでの範囲内で設定される。

【0058】ここで、ASIC84のクロック信号CLKを出力する出力端は4つに分岐されて、各々電源60a、60b、60c、60dのクロック受信回路66の入力端に接続されている。従って、各電源60a、60b、60c、60dには同一のクロック信号CLKが入力されることになる。

【0059】一方、ASIC84のオン/オフ信号OS1、OS2、OS3、OS4を出力する出力端及びコントロール信号CS1、CS2、CS3、CS4を出力する出力端は各々電源60a、60b、60c、60dの所定の入力端に個別に接続されている。従って、電源60a、60b、60c、60dの各々の出力の断続、及び交流成分の振幅は、電源毎に設定可能に構成されている。

【0060】図4に示すように、電源60aは、容量性である現像器26dに接続され、該容量性の現像器26dと共にLC直列共振回路を構成して直列共振エネルギーを再生させるインダクタンスと昇圧トランスを含んで構成された昇圧回路61と、昇圧回路61に含まれる昇圧トランスの1次巻線側に接続されて第1のスイッチング手段、第2のスイッチング手段、及び直列共振エネルギーを再生させるダイオードを含んで構成されたプッシュプル駆動回路62と、プッシュプル駆動回路62の入力側に接続されてプッシュプル駆動回路62の制御を行う制御回路63と、昇圧回路61に含まれる昇圧トランスの2次巻線側と制御回路63との間に接続されて現像器26dへの出力の大きさを検出して該検出結果を示す信号を制御回路63にフィードバックする出力検知回路64と、昇圧回路61に含まれる昇圧トランスの2次巻線側に接続されて現像器26dに直流バイアス電圧を印加する直流バイアス電源65と、ASIC84から入力されたクロック信号CLKを受信するクロック受信回路66と、を含んで構成されている。なお、上記クロック信号CLKが請求項2記載の発明の基準クロック信号に相当する。

【0061】一方、制御回路63は、トリガ生成回路70と、単安定マルチバイブレータ75と、2つの2入力のAND回路76及び77と、オン/オフ切換回路78と、出力設定回路79と、を含んで構成されており、更にトリガ生成回路70は、2つの微分回路71及び72と、反転回路73と、2入力のOR回路74と、を含んで構成されている。

【0062】微分回路71の入力端はクロック受信回路66の出力端に直接接続されて、微分回路72の入力端は反転回路73を介してクロック受信回路66の出力端に接続されており、微分回路71及び72の各々の出力端はOR回路74の一方及び他方の入力端に各々接続されており、OR回路74の出力端は単安定マルチバイブ

レータ75の入力端に接続されており、更に単安定マルチバイブレータ75の出力端はAND回路76及びAND回路77の一方の入力端に接続されている。

【0063】また、AND回路76の他方の入力端はクロック受信回路66の出力端に直接接続され、AND回路77の他方の入力端は反転回路73を介してクロック受信回路66の出力端に接続されており、AND回路76及び77の各々の出力端はプッシュプル駆動回路62に含まれる第1のスイッチング手段及び第2のスイッチング手段の制御入力端に各々接続されている。

【0064】一方、オン/オフ切換回路78の入力端はASIC84のオン/オフ信号OS1を出力する出力端に接続され、オン/オフ切換回路78の出力端はプッシュプル駆動回路62に接続されている。また、出力設定回路79の入力端はASIC84のコントロール信号CS1を出力する出力端に接続され、出力設定回路79の出力端はプッシュプル駆動回路62に接続されている。

【0065】なお、電源60b、60c、60dも電源60aと同様の構成とされているので、ここでの説明は省略する。

【0066】カラー画像形成装置10Aが本発明の画像形成装置に、電源装置60A及びMCU80Bにより構成される部分が請求項2記載の発明の電源装置に、感光体ドラム26a、28a、30a、32aが本発明の感光体に、画像書き込み部26b、28b、30b、32bが本発明の走査光学系に、ASIC84が請求項2記載の発明の基準クロック信号生成手段及び同期手段に、各々相当する。

【0067】次に、電源60aの動作を図5に示す各部のタイミングチャートを参照して説明する。

【0068】クロック信号CLKがASIC84からクロック受信回路66を介してトリガ生成回路70に入力されると、該入力された信号aの立ち上がり、すなわちクロック信号CLKの立ち上がりに対応したワンショットパルスが微分回路71により生成されてトリガ信号cとしてOR回路74の一方の入力端に出力され、反転回路73を介することによって反転された信号bの立ち上がり、すなわちクロック信号CLKの立ち下がりに対応したワンショットパルスが微分回路72により生成されてトリガ信号dとしてOR回路74の他方の入力端に出力される。

【0069】OR回路74では、微分回路71及び微分回路72から入力された2つのトリガ信号c及びdの論理和がとられてクロック信号CLKの立ち上がり及び立ち下がりの双方に対応したワンショットパルスからなるトリガ信号eが生成される。

【0070】トリガ生成回路70から単安定マルチバイブレータ75にトリガ信号eが入力されると、単安定マルチバイブレータ75では、トリガ信号eのワンショットパルス毎に出力検知回路64から入力されている信号

10

20

30

40

50

に応じてパルス幅が設定されたパルス信号 f が生成され、2つのAND回路76及び77の一方の入力端に出力される。

【0071】AND回路76では、信号 a とパルス信号 f との論理積がとられて、この結果得られたパルス信号 g がプッシュプル駆動回路62の第1のスイッチング手段の制御入力端に出力され、AND回路77では、信号 b とパルス信号 f との論理積がとられて、この結果得られたパルス信号 h がプッシュプル駆動回路62の第2のスイッチング手段の制御入力端に出力される。

【0072】このように、パルス信号 g 及びパルス信号 h をプッシュプル駆動回路62に入力する信号として振り分けることによってプッシュプル駆動回路62を駆動する。これにより、各プッシュプル駆動信号のパルス幅を変化させることなく、プッシュプル駆動回路62の駆動タイミングを出力周期の半周期位置よりシフトすることができる。

【0073】パルス信号 g とパルス信号 h により、プッシュプル駆動回路62に含まれる第1、第2のスイッチング手段が交互にオンオフされ、容量性の現像器26dと昇圧回路61に含まれるインダクタンスによるLC直列共振回路が直列共振される。これにより発生した直列共振エネルギーは上記第1、第2のスイッチング手段がオフする際にプッシュプル駆動回路62に含まれるダイオードを介して再生される。この動作によって、パルス信号 g とパルス信号 h のパルス発生のタイミングに応じてインダクタンス電流 i が流れ、インダクタンス電流 i に対応して出力に交流矩形波バイアス j が発生する。

【0074】このようにして発生された交流矩形波バイアス j の周波数及びデューティは、各々クロック信号 CLK の周波数及びデューティと略同一となる。

【0075】一方、以上のように電源60aの動作が行われている際には、オン/オフ切換回路78によって、オン/オフ信号 OS1 に応じて昇圧回路61へのインダクタンス電流 i の入力/入力停止が行われるようにプッシュプル駆動回路62が制御されると共に、出力設定回路79によって、コントロール信号 CS1 に応じてインダクタンス電流 i の大きさが設定されるようにプッシュプル駆動回路62が制御される。この、オン/オフ切換回路78及び出力設定回路79の作用によって、電力（交流矩形波バイアス j ）の出力/出力停止を設定することができる。と

【0076】なお、電源60b、60c、60dも電源60aと同様に動作するので、ここでの説明は省略する。

【0077】次に、カラー画像形成装置10Aのカラー画像を形成する際の作用について説明する。

【0078】まず、駆動ロール14の回転駆動によって中間転写ベルト12をY方向に走行させると、そのペ

ルト走行中において、ベルトホームセンサ34から出力されたマーク検出信号（ベルトホーム信号）を基準として各々の画像形成ユニット26、28、30、32で画像の書き込みが順に開始される。

【0079】ここで、各々の画像形成ユニット26、28、30、32では、対応する感光体ドラム26a、28a、30a、32aの表面が帯電器26c、28c、30c、32cによって所定電位に帯電され、該帯電された部位が各々の画像書き込み部26b、28b、30b、32bから射出された光ビームで走査露光されることによって各感光体ドラム表面に画像（潜像）が形成された後、該潜像が形成された部位に各々現像器26d、28d、30d、32dによって対応する色のトナーが付着されることにより、感光体ドラム26a、28a、30a、32aには、各々イエロー、マゼンタ、シアン、ブラックのトナー像が形成される。

【0080】この際、各々現像器26d、28d、30d、32dに駆動電力を供給している電源60a、60b、60c、60dには、上述したように同一のクロック信号 CLK が供給されているので、各電源から各現像器に供給される交流出力は同期がとられたものとなっている。

【0081】その後、中間転写ベルト12上には、イエロー、マゼンタ、シアン、ブラックの各色のトナー像が順次重ね転写（1次転写）され、これによって1つのカラー画像が形成される。このように、カラー画像形成装置10Aでは、感光体ドラム毎に色別に形成したトナー像を副走査方向（図2矢印Y方向）に移動している中間転写ベルト12に順次転写することによってカラー画像を形成しているため、各感光体ドラムに対応して設けられている帯電器、現像器等を感光体ドラム毎に異なるタイミングでオン/オフ（駆動/駆動停止）する必要がある。

【0082】その後、カラー画像は中間転写ベルト12の走行に伴って2次転写ロール18の配置位置へと搬送され、そこで用紙38に一括転写（2次転写）される。カラー画像が転写された用紙38は、用紙搬送系48によって定着器50の配置位置に搬送されて画像の定着処理（加熱、加圧等）がなされた後、図示しないトレイに排出される。

【0083】図6には、本実施の形態に係るカラー画像形成装置10Aにおける電源装置60Aの電源60a及び電源60bの各々の交流出力と、クロック信号 CLK との実測結果の一例が示されている。ここで、クロック信号 CLK の周波数は9kHz、デューティは55%である。また、各交流出力の振幅が1kVp-pとなるようにコントロール信号 CS1 及び CS2 が予め設定されている。

【0084】同図に示すように、本実施の形態に係る電源装置60Aの電源60a及び電源60bからの交流出

10

20

30

40

50

力は、ほぼ完全に同期がとれており、従って、高圧ケーブルの引き回し経路に拘らず、図18(A)に示したような交流成分に対する歪みが発生することがない。

【0085】以上詳細に説明したように、本第1実施形態に係る電源装置では、基準となるクロック信号を生成する手段を備えると共に、該クロック信号を各電源の出力電力における交流成分の周波数及びデューティを設定するための信号として全ての電源に供給することによって交流成分の同期をとっているため、出力電力の交流成分の歪みを防止することができる。

【0086】また、本第1実施形態に係る画像形成装置では、上記のような電源装置、すなわち出力電力の交流成分が歪まない電源装置を現像器の駆動用電源として用いているので、バンディングの発生を抑制することができ、この結果として高品質な画像を形成することができる。

【0087】〔第2実施形態〕上記第1実施形態では、各電源の交流出力の周波数が全て同一である場合の一形態について説明したが、本第2実施形態では、交流出力の周波数が異なる電源が含まれる場合の一形態について説明する。すなわち、高画質化等を目的として、Y、M、C、Kの各色の現像器のうちのK色の現像器だけを他色に比較して周波数が高い交流電力によって駆動させる場合等がある。本第2実施形態では、このような場合の一形態について説明する。なお、ここでは、電源60a、60b及び60cの交流出力の周波数を5kHzとし、電源60dの交流出力の周波数を9kHzとする場合について説明する。

【0088】図7には、本第2実施形態に係るカラー画像形成装置10Bの電源装置60A及びMCU80Bの概略構成が示されている。なお、図7における図3と同様の部分については図3と同一の符号を付して、ここでの説明を省略する。

【0089】図7に示すように、本第2実施形態に係るカラー画像形成装置10Bは、第1実施形態に係るカラー画像形成装置10Aに比較して、MCUがASIC84から出力されたクロック信号CLKを互いに異なる周波数に分周する分周器86A及び86Bが備えられたMCU80Bとされている点のみが相違している。

【0090】すなわち、ASIC84のクロック信号CLKを出力する出力端は分岐されて分周器86A及び86Bの入力端に接続されており、分周器86Aの出力端は3つに分岐されて電源60a、60b及び60cのクロック受信回路66の入力端に接続され、分周器86Bの出力端は電源60dのクロック受信回路66の入力端に接続されている。

【0091】ここで、ASIC84によって生成されるクロック信号CLKの周波数は45kHzに設定されており、分周器86Aは入力されたクロック信号を9分の1に分周するものとされ、分周器86Bは入力されたク

ロック信号を5分の1に分周するものとされている。従って、分周器86Aでは周波数が5kHzのクロック信号が生成され、かつ分周器86Bでは周波数が9kHzのクロック信号が生成されると共に、分周後の各クロック信号は互いに同期がとれたものとなる。従って、図8に示すように、電源60a、60b及び60cの交流出力、すなわちY、M、Cの各色用の交流出力は5kHzとなり、電源60dの交流出力、すなわちK色用の交流出力は9kHzとなり、各交流出力は1mS周期で同期がとれたものとなる。

【0092】従って、この形態においても高圧ケーブルの引き回し経路に拘らず、図18(A)に示したような交流成分に対する歪みが発生することはない。

【0093】なお、カラー画像形成装置10Bが本発明の画像形成装置に、電源装置60A及びMCU80Bによって構成される部分が請求項3記載の発明の電源装置に、分周器86A及び86Bが請求項3記載の発明の変換手段に、各々相当する。

【0094】以上詳細に説明したように、本第2実施形態に係る電源装置では、第1実施形態に係る電源装置と同様の効果を奏することができると共に、クロック信号CLKを分周して異なる周波数の分周クロック信号を生成する分周器を備えて上記分周クロック信号を電源に供給しているため、交流成分の周波数が異なる電力を生成する複数の電源が混在する場合にも対応することができる。

【0095】また、本第2実施形態に係る画像形成装置では、上記のような電源装置、すなわち出力電力の交流成分が歪まない電源装置を現像器の駆動用電源として用いているので、上記第1実施形態に係る画像形成装置と同様に、バンディングの発生を抑制することができ、この結果として高品質な画像を形成することができる。

【0096】なお、本第2実施形態では、電源装置60Aに備えられた全ての電源に対して分周されたクロック信号を供給する場合について説明したが、本発明はこれに限定されるものではなく、図9に示すように一部の電源についてのみ分周されたクロック信号を供給し、残りの電源についてはASIC84から直接クロック信号を供給する形態とすることもできる。この場合には、本第2実施形態に比較して分周器の数を削減することができるので、低コスト化、小スペース化することができる。

【0097】また、本第2実施形態では、クロック信号CLKを分周器にて分周することによってクロック信号CLKとは異なる周波数のクロック信号を生成する場合について説明したが、本発明はこれに限定されるものではなく、クロック信号CLKを逡倍器にて逡倍することによりクロック信号CLKと異なる周波数のクロック信号を生成する形態とすることもできる。この場合も本第2実施形態と同様の効果を奏することができる。

【0098】〔第3実施形態〕上記第1、第2実施形態

10

20

30

40

50

では、電源の外部で生成された単一のクロック信号CLKを分岐して4つの電源に供給する場合の形態例について説明したが、本第3実施形態では、1つの電源において生成したクロック信号を他の電源に供給する場合の一形態について説明する。

【0099】図10には、本第3実施形態に係るカラー画像形成装置10Cの電源装置60B及びMCU80Cの概略構成が示されている。なお、図10における図3と同様の部分については図3と同一の符号を付して、ここでの説明を省略する。

【0100】図10に示すように、本第3実施形態に係る電源装置60Bは、第1実施形態に係る電源装置60Aに比較して、電源60aがクロック受信回路66がクロック信号CLKを生成するクロック生成回路67とされた電源60a'とされており、クロック生成回路67によって生成されたクロック信号CLKが分岐されて他の電源60b、60c及び60dの各々のクロック受信回路66に供給されている点のみが相違している。また、本第3実施形態に係るMCU80Cは、第1実施形態に係るMCU80Aに比較して、ASIC84がクロック信号CLKを生成しないASIC84'とされている点のみが相違している。

【0101】図11には、本第3実施形態に係る電源60a'の概略構成が示されている。なお、図11における図4と同様の部分については図4と同一の符号を付して、ここでの説明を省略する。

【0102】図11に示すように、本第3実施形態に係る電源60a'は、第1実施形態に係る電源60aに比較して、クロック受信回路66がクロック信号CLKを生成するクロック生成回路67とされている点のみが相違している。

【0103】従って、各々現像器26d、28d、30d、32dに駆動電力を供給している電源60a'、60b、60c、60dでは、同一のクロック信号CLKに基づいて交流出力が生成されているので、各電源から各現像器に供給される交流出力は同期がとられたものとなる。

【0104】従って、この形態においても高圧ケーブルの引き回し経路に拘らず、図18(A)に示したような交流成分に対する歪みが発生することはない。

【0105】なお、カラー画像形成装置10Cが本発明の画像形成装置に、電源装置60B及びMCU80Cによって構成される部分が請求項4記載の発明の電源装置に、クロック生成回路67が請求項4記載の発明のクロック信号生成手段及び同期手段に、各々相当する。

【0106】このように、本第3実施形態に係る電源装置では、電源装置に含まれる4つの電源のうちの1つに交流成分の周波数及びデューティを設定するためのクロック信号CLKを生成する手段を備えると共に、該クロック信号CLKを他の電源に供給することによって交流

成分の同期をとっているもので、上記第1、第2実施形態に係る電源装置と同様に、出力電力の交流成分の歪みを防止することができる。

【0107】また、本第3実施形態に係る画像形成装置では、上記のような電源装置、すなわち出力電力の交流成分が歪まない電源装置を現像器の駆動用電源として用いているので、上記第1、第2実施形態に係る画像形成装置と同様に、バンディングの発生を抑制することができ、この結果として高品質な画像を形成することができる。

【0108】〔第4実施形態〕上記第1、第2、第3実施形態では、1つのクロック信号CLKを分岐して電源に供給する場合の形態について説明したが、本第4実施形態では、1つのクロック信号を基準として他のクロック信号を生成するクロック生成回路の同期をとることによって各電源の交流出力の同期をとる場合の一形態について説明する。

【0109】図12には、本第4実施形態に係るカラー画像形成装置10Dの電源装置60C及びMCU80Cの概略構成が示されている。なお、図12における図10と同様の部分については図10と同一の符号を付して、ここでの説明を省略する。

【0110】図12に示すように、本第4実施形態に係るカラー画像形成装置10Dは、第3実施形態に係るカラー画像形成装置10Cに比較して、電源60dがクロック受信回路66と制御回路63との間にリセット回路68及びクロック生成回路67'が介在している電源60d'とされている点のみが相違している。

【0111】図13には、本第4実施形態に係る電源60d'のクロック受信回路66から制御回路63へ至る概略構成が示されている。なお、図13に示す部分以外の構成は図4に示す電源60aと同様であるので、ここでの説明を省略する。

【0112】図13に示すように、本第4実施形態に係る電源60d'におけるリセット回路68は、コンデンサC、2つの抵抗R1及びR2、トランジスタTrを含んで構成されており、コンデンサCの一方の端子はクロック受信回路66の出力端に接続され、コンデンサCの他方の端子は抵抗R1を介してトランジスタTrのベースに接続されると共に、抵抗R1及び抵抗R2を介して接地されている。一方、トランジスタTrのコレクタはクロック生成回路67'の入力端に接続されており、エミッタは接地されている。

【0113】ここで、電源60a'のクロック生成回路67では所定周波数（例えば1kHz）のクロック信号を生成しており、電源60d'のクロック生成回路67'ではクロック生成回路67によって生成されるクロック信号とは異なる周波数（例えば10kHz）のクロック信号を生成している。

【0114】以上のように構成された電源装置60Cで

10

20

30

40

50

は、図 14 に示すように、電源 60a' のクロック生成回路 67 で生成されるクロック信号 A と電源 60d' のクロック生成回路 67' で生成されるクロック信号（図 14 では「内部クロック信号」と表記）とは、異なるクロック生成回路で生成されているため、同期がとれていない場合が多いが、電源 40d' ではクロック信号 A の立ち上がりエッジでトランジスタ Tr をオンさせ、クロック生成回路 67' の内部クロック信号をリセットさせることによってクロック信号 A に同期したクロック信号 B を生成している。

【0115】なお、カラー画像形成装置 10D が本発明の画像形成装置に、電源装置 60C 及び MCU 80C によって構成される部分が請求項 5 記載の発明の電源装置に、電源 60a' 及び 60d' におけるクロック生成回路 67 及び 67' が請求項 5 記載の発明のクロック信号生成手段に、リセット回路 68 が請求項 5 記載の発明の同期手段に、各々相当する。

【0116】このように、本第 4 実施形態に係る電源装置では、電源 60a' に交流成分の周波数及びデューティを設定するためのクロック信号を生成するクロック生成回路を備えると共に、電源 60d' に上記クロック信号とは異なる周波数のクロック信号を生成するクロック生成回路を備え、かつ電源 60a' のクロック生成回路によって生成されたクロック信号を基準として電源 60d' のクロック生成回路の同期をとることによって交流成分の同期をとっているため、クロック生成回路として低精度のものを適用することができ、低コストに出力電力の交流成分の歪みを防止することができる。

【0117】更に、本第 4 実施形態に係る画像形成装置では、上記のような電源装置、すなわち出力電力の交流成分が歪まない電源装置を現像器の駆動用電源として用いているので、上記第 1～第 3 実施形態に係る画像形成装置と同様に、パンディングの発生を抑制することができ、この結果として高品質な画像を形成することができる。

【0118】なお、本第 4 実施形態では、1つの電源内

要因 対 応 技 術	出力 独 立 制 御	高周 波 化	矩形 波 化	小 型 化	レイ ア ウ ト 制 約 回 避	コ ス ト
本 発 明	○	○	○	○	○	○
1 コンバータ方式	△	○	○	○	△	×
ケーブルレス方式	○	○	○	△	×	△
シールド化方式	○	△	△	○	○	×

【0125】表 1 に示すように、1 コンバータ方式、ケーブルレス方式、及びシールド化方式の各従来技術では、電源出力の独立制御性、電源出力の高周波化、電源出力の矩形波化、装置の小型化、レイアウト上の制約の回避、コスト、の何れかにおいて不利であり、本発明では何れの面についても有利であることが分かる。

【0126】なお、上記各実施形態では、本発明の電源装置を昇圧回路による電源を備えた電源装置に適用した

によって生成されたクロック信号により他の電源内において生成されたクロック信号の同期をとる場合について説明したが、本発明はこれに限定されるものではなく、各電源にクロック信号を生成するクロック信号生成手段を設けると共に電源装置の外部に基準となる基準クロック信号を生成する基準クロック生成回路を設け、該基準クロック信号により、各電源内のクロック信号の同期をとる形態とすることもできる。

【0119】図 15 には、この形態の一構成例が示されている。同図に示すように、このカラー画像形成装置 10E では、電源装置 60D に含まれる全ての電源が本第 4 実施形態に係る電源 60d'（図 12、図 13 も参照）と同様に、クロック受信回路 66、リセット回路 68 及びクロック生成回路 67' を備えて構成されており、ASIC 84 によって基準クロック信号 CLK を生成して、各電源のクロック受信回路 66 に供給している。

【0120】この構成では、各電源において供給された基準クロック信号 CLK の立ち上がりエッジでリセット回路 68 に設けられたトランジスタ Tr をオンさせ、クロック生成回路 67' の内部クロック信号をリセットさせることによって基準クロック信号 CLK に同期したクロック信号を生成している。

【0121】従って、このような構成においても、各電源からの交流出力の同期をとることができ、本第 4 実施形態と同様の効果を奏することができる。

【0122】なお、電源装置 60D 及び MCU 80 によって構成される部分が請求項 6 記載の発明の電源装置に相当する。

【0123】表 1 は、本発明による改善効果と従来技術による改善効果とを示したものである。なお、表 1 において、○は有利、△はやや不利、×は不利を各々示している。

【0124】

【表 1】

場合について説明したが、本発明はこれに限定されるものではなく、降圧回路による電源を備えた電源装置に適用する形態とすることもできる。

【0127】図 16 には、この場合の降圧回路を備えた電源の構成例が示されている。同図に示す電源では、入力電圧 Vcc を用いて高周波の DC-DC コンバータで負荷容量（現像器の容量）を充電し、クロック受信回路を介して入力されたクロック信号 CLK に基づくタイミ

ングで高耐圧のスイッチング素子 Tr_1 をスイッチングして負荷容量を放電することで高圧の矩形波を発生させている。また、一定の電圧に達した後、その電圧をしばらく維持するために、その電圧を電圧検出回路（上記各実施形態における出力検出回路に相当）で検知し、一定電圧以上の場合には DC-DC コンバータの駆動を停止させている。

【0128】なお、同図に示す電源では、オン/オフ信号及びコントロール信号が省略されているが、オン/オフ信号がオフを示す状態である場合にトランスの 1 次巻線への入力電圧の印加/非印加を制御するスイッチング素子 Tr_2 をオフ状態とすることによりオン/オフ信号による制御が可能となり、また、コントロール信号に応じてトランスの 1 次巻線に印加する電圧を加減することによりコントロール信号による制御が可能となる。

【0129】このような降圧回路による電源を備えた電源装置に本発明の電源装置を適用した場合でも、上記各実施形態と同様の効果を奏することができる。

【0130】また、上記各実施形態では、電源装置に備えられた全ての電源の交流出力の同期をとる場合について説明したが、本発明はこれに限定されるものではなく、電源装置に備えられた電源のうちの複数に対して同期をとる形態とすることもできる。

【0131】例えば、図 3 に示す構成において、電源 60a と電源 60b とを略同一の位置に配置し、電源 60c と電源 60d とを電源 60a 及び電源 60b の配置位置とは異なる略同一の位置に配置した場合、電源 60a 及び電源 60b からの高圧ケーブルと、電源 60c 及び電源 60d からの高圧ケーブルとは引き回し経路が異なるため、全ての電源について同期をとる必要はなく、電源 60a 及び電源 60b の同期をとると共に、電源 60c 及び電源 60d の同期をとることによって、上記各実施形態と同様の効果を奏することができる。

【0132】また、例えば、図 3 に示す構成において、全ての電源の配置位置が略同一である場合においても、各電源のうちの複数に対して同期をとることによって、ある程度のバンディングの抑制効果は期待でき、従って、画像品質をある程度は向上することができる。

【0133】また、上記各実施形態では、ASIC により各種信号を生成する場合について説明したが、本発明はこれに限定されるものではなく、例えば、同様の機能を有する回路を電子部品の組合せによって構成する形態とすることもできることは言うまでもない。この場合は、該機能のための占有面積が広がってしまうものの、ASIC 製作のためのコストを削減することができる。

【0134】また、上記各実施形態では、電源毎の電力出力のオン/オフを設定するための信号（オン/オフ信号）と交流出力の振幅を設定するための信号（コントロール信号）を別個に備えた場合について説明したが、本

発明はこれに限定されるものではなく、各信号の機能を 1 つの信号によって実現する形態とすることもできる。この形態の信号の一例としては、交流出力の振幅に対応するパルス幅とされた PWM (Pulse Width Modulation、パルス幅変調) 信号が挙げられる。この場合、PWM 信号のデューティが 0 % である場合が電力出力をオフすることを示す。この形態では、2 つの信号による設定を 1 つの信号で行うことができるので、信号供給のためのケーブルを削減することができ、装置を低コスト化及び小型化することができる。

【0135】

【発明の効果】請求項 1 乃至請求項 6 の何れか 1 項記載の電源装置によれば、各々交流成分を有する電力を生成して同一機能を有する複数の被供給体へ供給する複数の電源のうちの少なくとも 2 つの電源により生成される電力の前記交流成分の同期をとっているため、出力電力の交流成分の歪みを防止することができる、という効果が得られる。

【0136】また、請求項 7 記載の画像形成装置によれば、請求項 1 乃至請求項 6 の何れか 1 項記載の電源装置によって複数の感光体に対する現像及び帯電の少なくとも一方の動作が行われるので、バンディングの発生を抑制することができ、この結果として高品質な画像を形成することができる、という効果が得られる。

【図面の簡単な説明】

【図 1】 本発明に係る画像形成装置の好適な構成例を示すブロック図である。

【図 2】 実施の形態に係るカラー画像形成装置の概略構成を示すブロック図である。

【図 3】 第 1 実施形態に係るカラー画像形成装置における電源装置及び MCU の概略構成を示すブロック図である。

【図 4】 第 1 実施形態に係るカラー画像形成装置における電源の概略構成を示すブロック図である。

【図 5】 図 4 に示す電源の動作の説明に供するタイムチャートである。

【図 6】 第 1 実施形態に係る電源装置における 2 つの電源の交流出力の実測結果を示す波形図である。

【図 7】 第 2 実施形態に係るカラー画像形成装置における電源装置及び MCU の概略構成を示すブロック図である。

【図 8】 第 2 実施形態に係る各電源からの交流出力の状態を示すタイムチャートである。

【図 9】 第 2 実施形態の変形例の構成を示すブロック図である。

【図 10】 第 3 実施形態に係るカラー画像形成装置における電源装置及び MCU の概略構成を示すブロック図である。

【図 11】 第 3 実施形態に係るカラー画像形成装置における電源 60a' の概略構成を示すブロック図であ

る。

【図12】 第4実施形態に係るカラー画像形成装置における電源装置及びMCUの概略構成を示すブロック図である。

【図13】 第4実施形態に係るリセット回路の概略構成を示すブロック図（一部回路図）である。

【図14】 第4実施形態に係る電源60d'の各部の波形状態を示すタイムチャートである。

【図15】 第4実施形態の変形例の構成を示すブロック図である。

【図16】 降圧回路を備えた電源の構成例を示すブロック図（一部回路部）である。

【図17】 複数の現像器に対する駆動電力の入力のタイミングの一例を示す波形図である。

【図18】 従来技術の問題点の説明に供する波形図であり、(A)は電源の交流出力の歪みの状態を示す波形図、(B)は交流出力の歪みに起因する低周波の発生の状態を示す波形図、(C)は(B)の実測結果例を示す波形図である。

【図19】 電源からの出力電力の周波数が5kHz、9kHz及び15kHzである場合の、電力供給用のケーブル間の距離に対する電位差の状態の一例を示すグラフである。

【符号の説明】

10A、10B、10C、10D、10E カラー画像形成装置（画像形成装置）

26a、28a、30a、32a 感光体ドラム（感光体）

26b、28b、30b、32b 画像書き込み部（走査光学系）

26c、28c、30c、32c 帯電器

26d、28d、30d、32d 現像器

60A、60B、60C、60D 電源装置

10 60a、60b、60c、60d 電源

61 昇圧回路

63 制御回路

64 出力検知回路

66 クロック受信回路

67 クロック生成回路（クロック信号生成手段、同期手段）

68 リセット回路（同期手段）

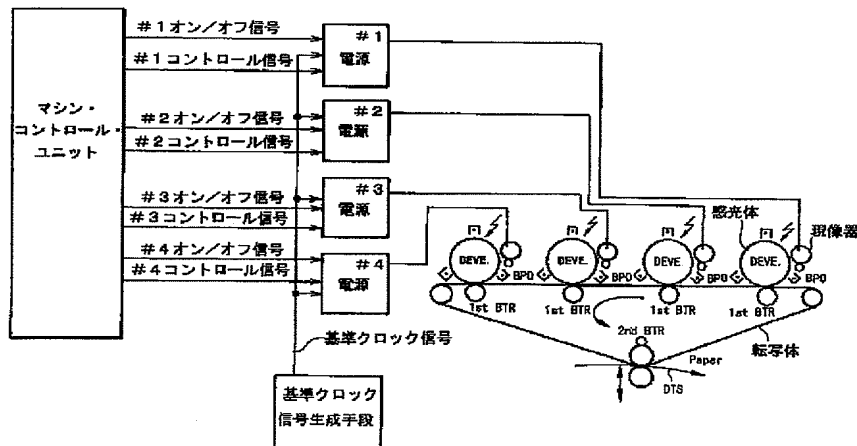
80A、80B、80C マシン・コントロール・ユニット（電源装置）

82 CPU

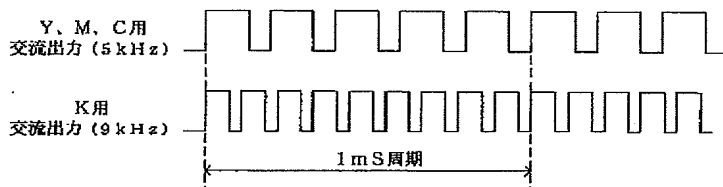
84、84' ASIC（基準クロック信号生成手段、同期手段）

86A、86B 分周器（変換手段）

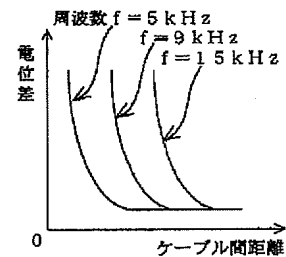
【図1】



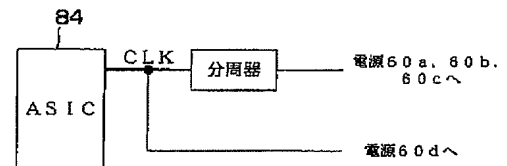
【図8】



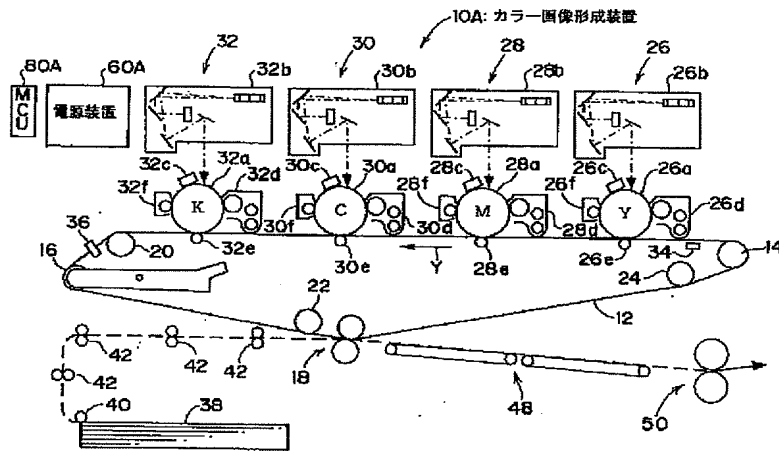
【図19】



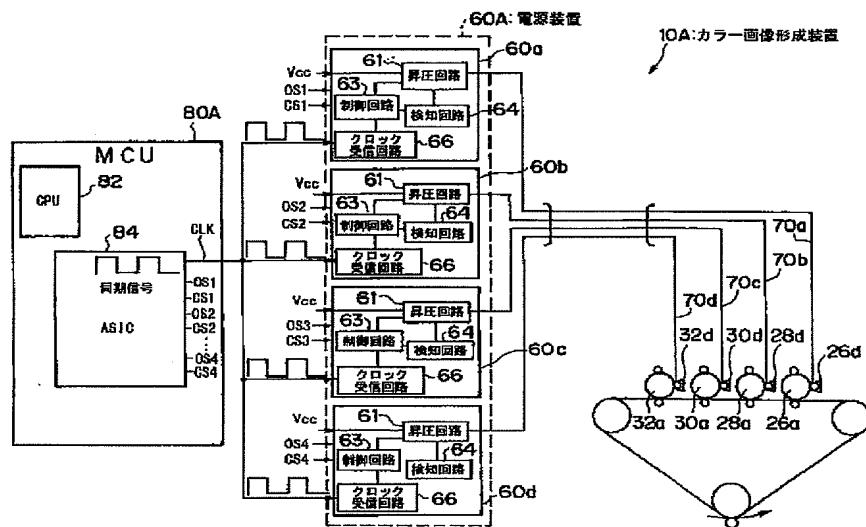
【図9】



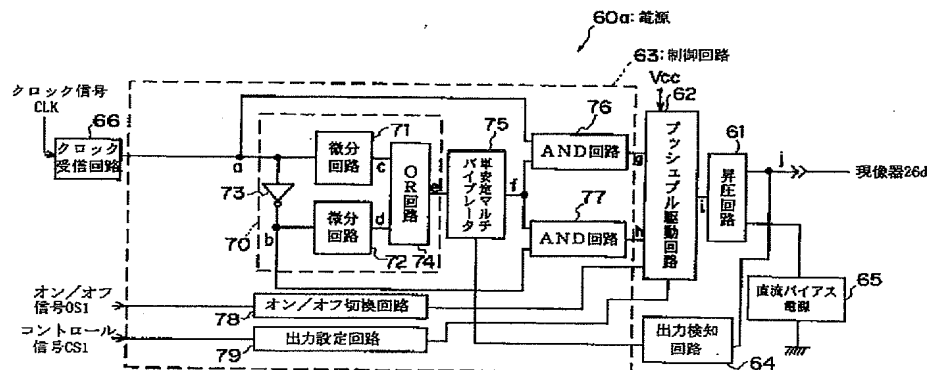
【図 2】



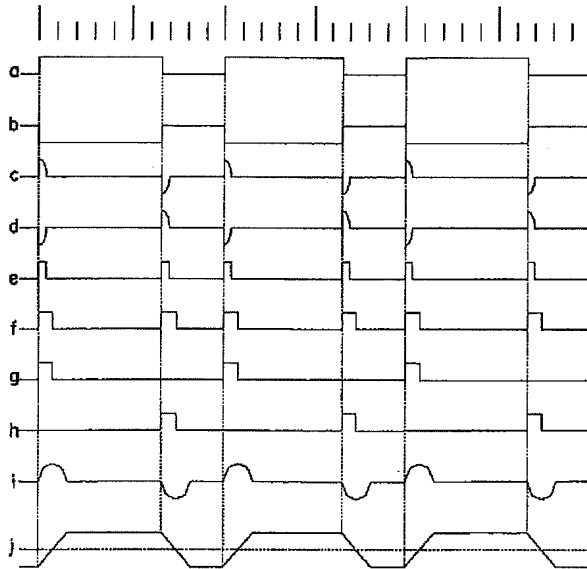
【図 3】



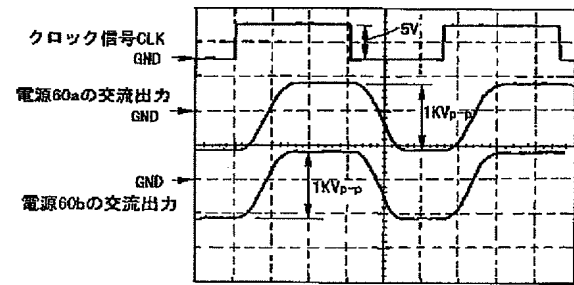
【図 4】



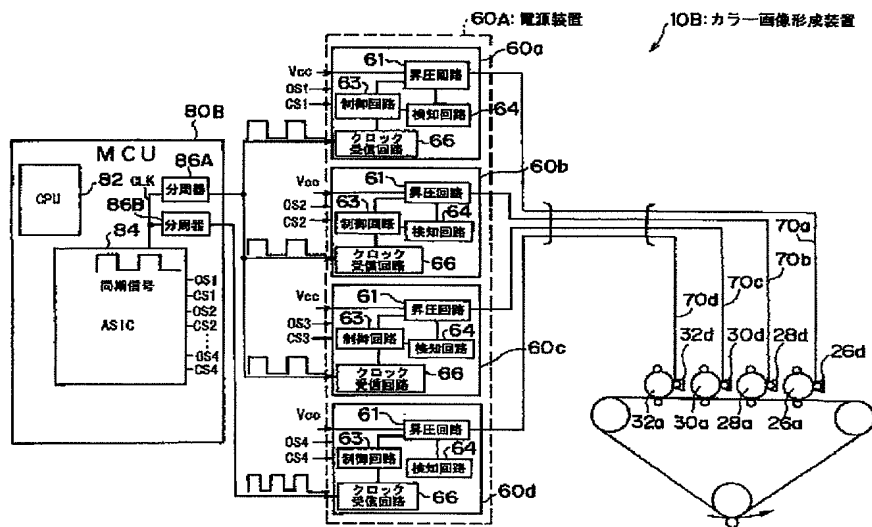
【図5】



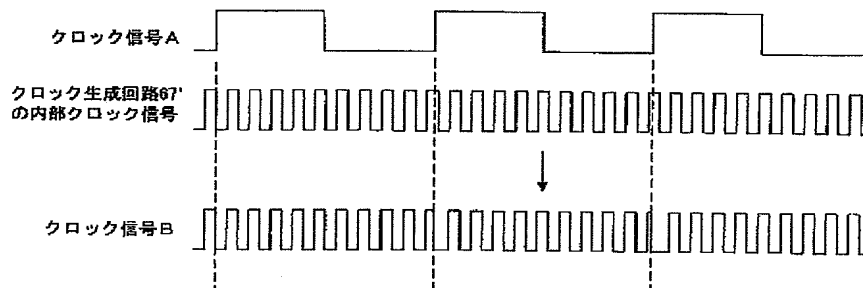
【図6】



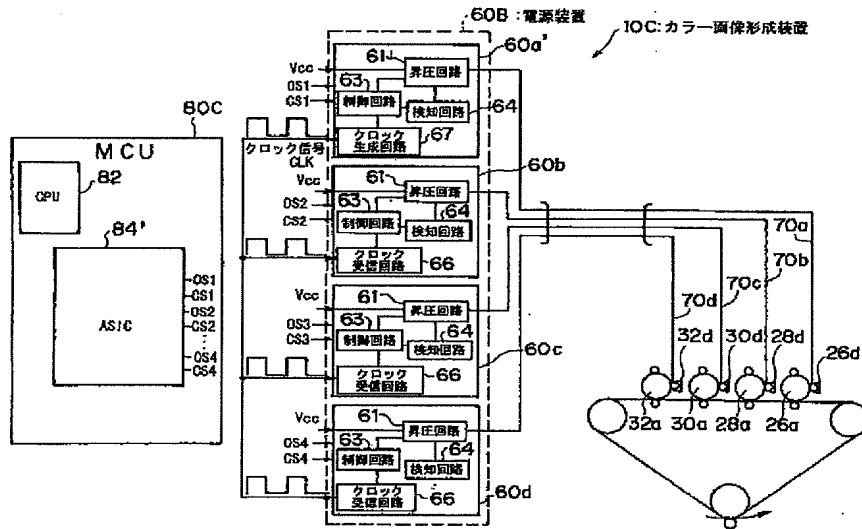
【図7】



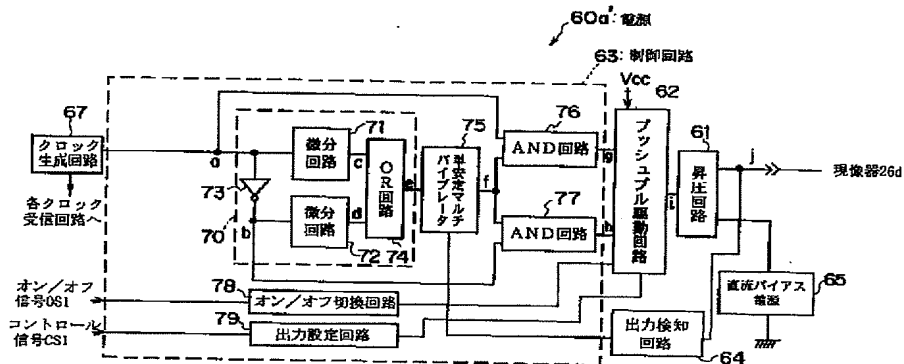
【図14】



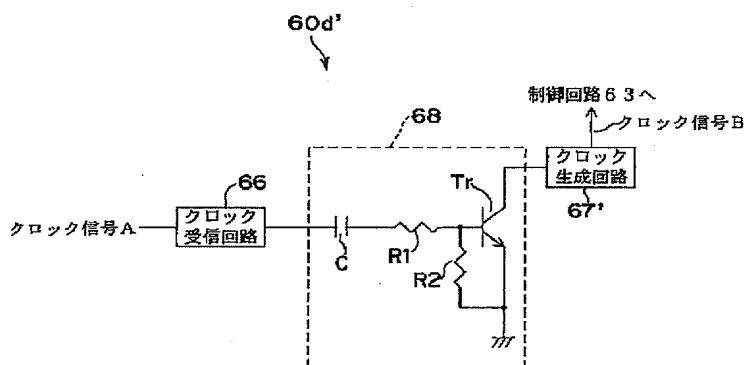
【図 10】



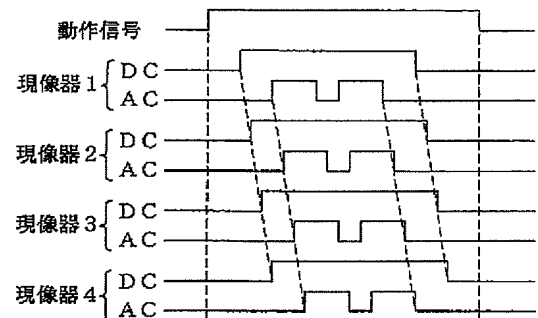
【図 1 1】



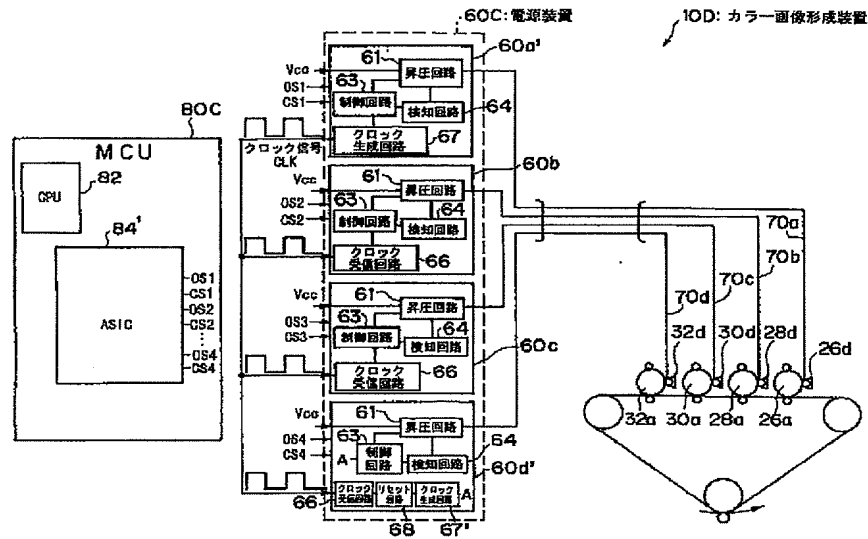
【図 13】



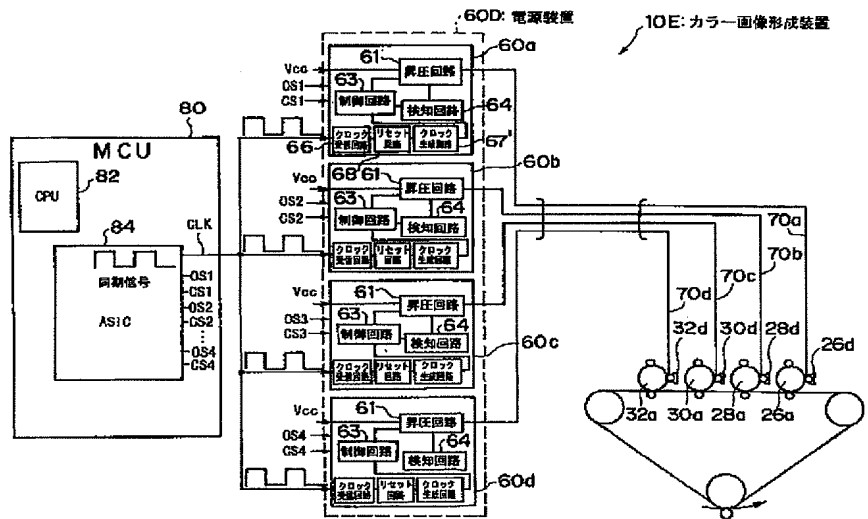
【図 17】



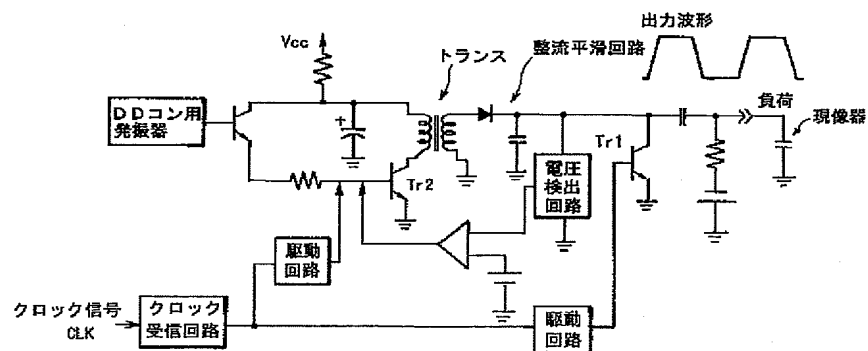
【図 12】



【図 15】



【図 16】



【図 18】

